

(3) **Japanese Patent Application Laid-Open No. 2002-5857**

**“SEMICONDUCTOR DEVICE AND SCANNING METHOD THEREFOR”**

5           The following is English translation of Abstract from the above-identified document relevant to the present application.

**Abstract**

10       **PROBLEM TO BE SOLVED:** To provide a means for evaluating the crystallinity of a crystalline semiconductor film whose active region is formed after formation of a TFT. Further, to improve an alignment property of a crystalline semiconductor film obtained by crystallizing an amorphous semiconductor film and thereby provide a TFT using such crystalline semiconductor film.

15       **SOLUTION:** The semiconductor device having a semiconductor film on a substrate using EPSP undergoes a processing for thinning the substrate by chemical mechanical grinding and a processing for exposing a surface of said semiconductor film either by etching away the thinned substrate or by etching away the thinned substrate and an insulating layer between the substrate and the semiconductor film. A crystal orientation is measured from EBSP by irradiating the surface of the  
20       exposed semiconductor film with an electron beam.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-5857

(P2002-5857A)

(43) 公開日 平成14年1月9日 (2002. 1. 9)

| (51) Int.Cl. <sup>7</sup>            | 識別記号  | F I           | テームト <sup>*</sup> (参考) |
|--------------------------------------|-------|---------------|------------------------|
| G 0 1 N 23/20                        |       | G 0 1 N 23/20 | 2 G 0 0 1              |
| 1/28                                 |       | 1/32          | B 4 M 1 0 6            |
| 1/32                                 |       | G 0 9 F 9/00  | 3 5 2 5 C 0 9 4        |
| G 0 9 F 9/00                         | 3 5 2 | 9/30          | 3 3 8 5 F 0 5 2        |
| 9/30                                 | 3 3 8 | H 0 1 L 21/20 | 5 F 1 1 0              |
| 審査請求 未請求 請求項の数14 O L (全 28 頁) 最終頁に続く |       |               |                        |

(21) 出願番号 特願2000-183809 (P2000-183809)

(22) 出願日 平成12年6月19日 (2000. 6. 19)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(72) 発明者 三津木 亨

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(72) 発明者 笠原 健司

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

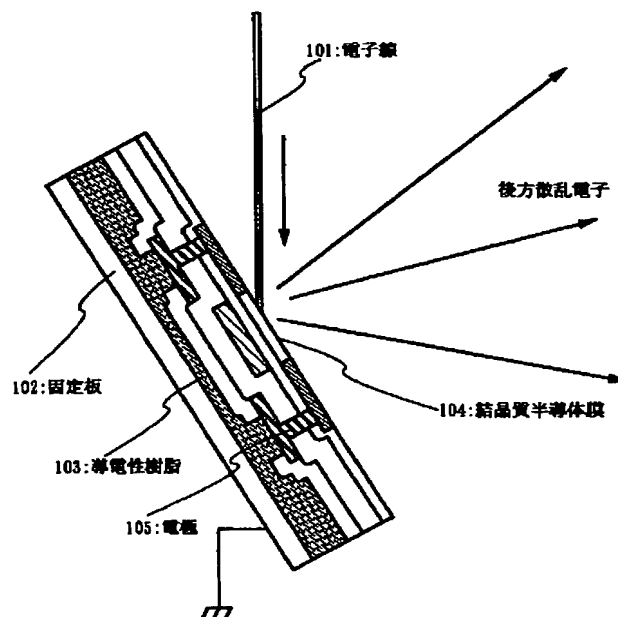
最終頁に続く

(54) 【発明の名称】 半導体装置及び半導体装置の検査方法

(57) 【要約】

【課題】 T F T 形成後にその活性領域を形成する結晶質半導体膜の結晶性を評価する手段を提供することを第一の目的とする。また、非晶質半導体膜を結晶化して得られる結晶質半導体膜の配向性を高め、そのような結晶質半導体膜を用いた T F T を提供することを第二の目的とする。

【解決手段】 E P S P を用いて、基板上に形成された半導体膜を有する半導体装置に対し、当該基板を化学的機械研磨により薄板化する処理と、薄板化した当該基板をエッチングにより除去して、或いは、薄板化した当該基板と、当該基板と半導体膜の間の絶縁層とをエッチングにより除去して、前記半導体膜の表面を露出させる処理とを有し、露出した半導体膜の表面に電子線を照射して、E B S P から結晶方位を測定することの特徴としている。



## 【特許請求の範囲】

【請求項1】基板上に形成された半導体膜を有する半導体装置に対し、前記基板を化学的機械研磨により薄板化する処理と、薄板化した前記基板をエッチングにより除去して前記半導体膜の表面を露出させる処理とを有し、前記半導体膜の表面に電子線を照射して、反射電子回折パターンから結晶方位を測定することを特徴とする半導体装置の検査方法。

【請求項2】基板上に形成された半導体膜を有する半導体装置に対し、前記基板を化学的機械研磨により薄板化する処理と、薄板化した前記基板と、前記基板と前記半導体膜の間の絶縁層とをエッチングにより除去して前記半導体膜の表面を露出させる処理とを有し、前記半導体膜の表面に電子線を照射して、反射電子回折パターンから結晶方位を測定することを特徴とする半導体装置の検査方法。

【請求項3】基板上に形成された半導体膜でチャネル形成領域を形成した薄膜トランジスタを有する半導体装置に対し、前記基板を化学的機械研磨により薄板化する処理と、薄板化した前記基板をエッチングにより除去して前記半導体膜のチャネル形成領域の表面を露出させる処理とを有し、前記半導体膜のチャネル形成領域の表面に電子線を照射して、反射電子回折パターンから結晶方位を測定することを特徴とする半導体装置の検査方法。

【請求項4】基板上に形成された半導体膜でチャネル形成領域を形成した薄膜トランジスタを有する半導体装置に対し、前記基板を化学的機械研磨により薄板化する処理と、薄板化した前記基板と、前記基板と前記半導体膜の間の絶縁層とをエッチングにより除去して前記半導体膜のチャネル形成領域の表面を露出させる処理とを有し、前記半導体膜のチャネル形成領域の表面に電子線を照射して、反射電子回折パターンから結晶方位を測定することを特徴とする半導体装置の検査方法。

【請求項5】請求項3または請求項4において、前記反射電子回折パターンにおいて、前記半導体膜の表面に照射する電子線の断面積は前記チャネル形成領域の面積よりも小さいことを特徴とする半導体装置の検査方法。

【請求項6】請求項1乃至請求項4のいずれか一項において、前記反射電子回折パターンにおいて、前記半導体膜の表面に照射する電子線の直径は50nm以下であることを特徴とする半導体装置の検査方法。

【請求項7】基板上に形成されたシリコンを主成分とする半導体膜でチャネル形成領域を形成した薄膜トランジスタを有する半導体装置において、前記基板を化学的機械研磨及びエッチングにより除去して前記半導体膜の表面を露出させ、前記半導体膜の表面に電子線を照射して、反射電子回折パターンから求められる{101}格子面の前記半導体膜の表面となす角が10度以内である割合が20%以上であり、かつ、{001}格子面の前記半導体膜の表面となす角が10度以内である割合が3

%以下であり、かつ、{111}格子面の前記半導体膜の表面となす角が10度以内である割合が5%以下であり、前記半導体膜に含まれる窒素及び炭素の濃度が $1 \times 10^{19}/\text{cm}^3$ 以下であり、酸素の濃度が $3 \times 10^{19}/\text{cm}^3$ 以下であることを特徴とする半導体装置。

【請求項8】基板上に形成されたシリコンを主成分とする半導体膜でチャネル形成領域を形成した薄膜トランジスタを有する半導体装置において、前記基板を化学的機械研磨及びエッチングにより除去して前記半導体膜の表面を露出させ、前記半導体膜の表面に電子線を照射して、反射電子回折パターンから求められる{101}格子面の前記半導体膜の表面となす角が5度以内である割合が5%以上であり、かつ、{001}格子面の前記半導体膜の表面となす角が10度以内である割合が3%以下であり、かつ、{111}格子面の前記半導体膜の表面となす角が10度以内である割合が5%以下であり、前記半導体膜に含まれる窒素及び炭素の濃度が $1 \times 10^{19}/\text{cm}^3$ 以下であり、酸素の濃度が $3 \times 10^{19}/\text{cm}^3$ 以下であることを特徴とする半導体装置。

【請求項9】請求項7または請求項8において、前記シリコンを主成分とする半導体膜にゲルマニウムが0.1原子%以上10原子%以下の濃度で含まれていることを特徴とする半導体装置。

【請求項10】請求項7または請求項8において、前記シリコンを主成分とする半導体膜にゲルマニウムが0.1原子%以上10原子%以下の濃度で含まれ、かつ、前記半導体膜の表面に対し、該半導体膜の反対側の面におけるゲルマニウム濃度が高いことを特徴とする半導体装置。

【請求項11】請求項7または請求項8において、前記半導体膜の表面に照射する電子線の断面積は前記チャネル形成領域の面積よりも小さいことを特徴とする半導体装置。

【請求項12】請求項7または請求項8において、前記半導体膜の表面に照射する電子線の直径は50nm以下であることを特徴とする半導体装置の検査方法。

【請求項13】請求項7または請求項8において、前記割合は、前記半導体装置における前記薄膜トランジスタの数100個以上を母数としたものであることを特徴とする半導体装置。

【請求項14】請求項7または請求項8において、前記半導体膜の表面に対して水平に存在する格子面の間隔と、前記半導体膜の表面に対して60度傾いて存在する格子面の間隔との差が、格子定数に換算した場合、0を超え0.002nm以下であることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は結晶構造を有する半導体膜をチャネル形成領域に用いた薄膜トランジスタを

有する半導体装置、及び当該半導体装置の検査方法に関する。

【0002】

【従来の技術】厚さ数nmから数百nm程度の結晶構造を有する半導体膜（以下、結晶質半導体膜という）を用いて、薄膜トランジスタ（以下、TFTという）を作製する技術が開発されている。TFTは液晶表示装置に用いるスイッチング素子として実用化が進み、ガラス基板上に半導体集積回路を形成することが可能になっている。

【0003】工業化という観点から、結晶質半導体膜の材料は主としてシリコンが用いられている。結晶構造を有するシリコン膜（以下、結晶質シリコン膜という）は、プラズマCVD法や減圧CVD法により、ガラスまたは石英などの基板上に堆積した非晶質シリコン膜を、加熱処理、或いはレーザー光の照射（以下、本明細書中においてレーザー処理という）により結晶化したものが利用されている。

【0004】このような方法で作製される結晶質シリコン膜は、多結晶構造となり、結晶方位はランダムに配向して、特定の結晶方位に対する配向率は必ずしも高くなかった。例えば、加熱処理またはレーザー処理により得られる結晶質シリコン膜は、複数の結晶粒が析出し、

{111}に配向する傾向がある。反射電子回折パターンから求められる{111}格子面に配向する割合は、全体の20%を越えることはなかった。参考までに、同測定を{111}面の単結晶シリコン基板について行くと、その面の配向率は100%となる。従って、このような結晶質シリコン膜を用いたTFTは、単結晶シリコン基板を用いたMOSトランジスタの特性と比べ劣っていた。ガラスや石英などの異種材料上に厚さ数nmから数百nm程度の半導体膜を結晶化させても、複数の結晶粒が集合して成る多結晶構造しか得ることが出来ず、結晶粒中及び結晶粒界に存在する欠陥によりキャリアがトラップされ、TFTの性能を律速する要因となっていた。

【0005】

【発明が解決しようとする課題】ところで、液晶表示装置に代表される半導体装置は、一辺が数cm～数十cmの絶縁基板上に、ラインアンドスペースで1～10μmの設計ルールで、結晶質半導体膜から数百万のTFTを形成し、画素部や駆動回路を実現している。

【0006】しかし、同一基板の面内で、或いは、複数のロット間でTFTの特性がばらつき、駆動電圧の変動や消費電力の変動などが発生し、規格値に入らなければ不良品となり、製品の歩留まりを低下させることが問題となっていた。例えば、液晶表示装置において、駆動回路の一部のTFTに欠陥があると、画像表示では線欠陥となって現れていた。また、画素の一部のTFTに欠陥があると点欠陥となって現れていた。

【0007】勿論、このような不良の発生は、汚染であったり、パターン形成やコンタクトの不良であったりして、その要因は様々にあることが知られている。その中で、TFTの電気的特性に直接的に影響する結晶質シリコン膜の結晶性を、素子形成後に評価して、電気的特性と関連付ける技術は必ずしも確立されていなかった。

【0008】結晶性はX線回折、ラマン分光法、電子線回折などにより評価することができるが、得られる情報は限られていて、結晶方位の分布や配向率を広い面積に渡って統計的に評価する手段はなかった。

10

【0009】また、上記の如く結晶の配向率が低い場合、異なる結晶方位の結晶が隣接する結晶粒界で、格子の連続性を保持することが殆ど不可能となり、不對結合手が多く形成されてしまう。粒界にできる不對結合手はキャリア（電子・ホール）の捕獲中心となり、輸送特性を低下させている。即ち、キャリアが散乱されたりトラップされたりするため、このような結晶質半導体膜でTFTを作製しても高い電界効果移動度を期待することができない。また、結晶粒界はランダムに存在するため、

20

チャンネル形成領域を特定の結晶方位をもつ結晶粒で形成することが不可能であり、TFTの電気的特性をばらつかせる要因となっている。

【0010】本発明はこのような問題点を解決する手段を提供することを目的とし、TFT形成後にその活性領域を形成する結晶質半導体膜の結晶性を評価する手段を提供することを第一の目的とする。また、非晶質半導体膜を結晶化して得られる結晶質半導体膜の配向性を高め、そのような結晶質半導体膜を用いたTFTを提供することを第二の目的とする。

30

【0011】

【課題を解決するための手段】結晶方位の分布は反射電子回折パターン（EBSP: Electron Backscatter diffraction Pattern）により求める（以下、便宜上EBSPと呼ぶ）。EBSPは走査型電子顕微鏡（SEM: Scanning Electron Microscopy）に専用の検出器を設け、一次電子の後方散乱から結晶方位を分析する手法である。EBSP法の測定方法は図2により説明される。電子銃（ショットキー型電界放出電子銃）201、鏡体202、試料室203は通常の走査型電子顕微鏡と同じ構成である。EBSPを測定するにはステージ204を60度程度の傾きを設け試料209を設置する。この状態で試料に向かい合うように検出器206のスクリーン205を挿入する。

40

【0012】ここで、結晶構造を持った試料に電子線が入射すると、後方にも非弾性散乱が起こり、その中には試料中でブラッグ回折による結晶方位に特有の線状パターン（一般に菊地像と呼ばれる）も合わせて観察される。EBSP法は検出器スクリーンに映った菊地像を解析することにより試料の結晶方位を求めている。

50

【0013】図3は基板221上に形成された多結晶構

造の結晶質半導体膜222を示している。多結晶構造は各結晶粒が異なった結晶方位を持っていることを前提としている。試料の電子線の当たる位置を移動させつつ方位解析を繰り返す(マッピング測定)ことで、面状の試料について結晶方位または配向の情報を得ることができる。入射電子線の太さは、走査型電子顕微鏡の電子銃のタイプにより異なるが、ショットキー電界放射型の場合、10~20nmの非常に細い電子線223が照射される。マッピング測定では、測定点数が多いほど、また測定領域が広いほど、結晶配向のより平均化した情報を得ることができる。例えば、100×100μm<sup>2</sup>の領域で、10000点(1μm間隔)~40000点

(0.5μm間隔)の程度の測定を行うことができる。

【0014】マッピング測定により各結晶粒の結晶方位がすべて求まると、膜に対する結晶配向の状態を統計的に表示できる。図4(A)にEBSP法により求められる逆極点図の例を示す。逆極点図は多結晶体の優先配向を表示する際によく用いられるもので、試料のある特定の面(ここでは膜表面)が、どの格子面に一致しているかを集散的に表示したものである。

【0015】図4(A)の扇形状の枠は一般に標準三角形と呼ばれるもので、この中に立方晶系における全ての指数が含まれている。またこの図中における長さは、結

$$\text{【101】配向比率} = \frac{\text{【101】格子面と膜表面がなす角が許容値以内の測定点の数}}{\text{測定点の全数}}$$

【0019】この割合は、次のように説明することもできる。図4(A)のように【101】付近に分布が集中している場合、実際の膜においては図6のように、各粒の<101>方位は基板に概略垂直であるが、その周りにやや揺らぎを持って並んでいることが予想される。この揺らぎの角に許容値を5度、10度と設け、それより小さいものの割合を数値で示してゆくのである。たとえば図5では、ある結晶粒の<101>方位は、許容5度の範囲には含まれないが、許容10度の範囲には含まれていることになる。後述のデータにおいては、以上に説明したように許容ずれ角を度及び10度と定め、それを満たす結晶粒の割合を求める。

【0020】本発明は、EPSPを用いて、基板上に形成された半導体膜を有する半導体装置に対し、当該基板を化学的機械研磨により薄板化する処理と、薄板化した当該基板をエッチングにより除去して、或いは、薄板化した当該基板と、当該基板と半導体膜の間の絶縁層とをエッチングにより除去して、前記半導体膜の表面を露出させる処理とを有し、露出した半導体膜の表面に電子線を照射して、EBSPから結晶方位を測定することの特徴としている。

【0021】特に、本発明は、基板上に形成された結晶質半導体膜でチャネル形成領域を形成した薄膜トランジスタを有する半導体装置に対し、当該チャネル形成領域

\* 晶方位における角度に対応している。たとえば【001】と【101】の間は45度、【101】と【111】の間は35.26度、【111】と【001】の間は54.74度である。また、白抜きの点線は【101】からのずれ角5度及び10度の範囲を示している。

【0016】図4(A)は、マッピングにおける全測定点(この例では11655点)を標準三角形内にプロットしたものである。【101】付近で点の密度が濃くなっていることがわかる。図4(B)は、このような点の集中度を等高線表示したものである。ここで数値は各結晶粒が完全に無秩序な配向だと仮定した場合、すなわち標準三角形内に点を偏りなく分布させた場合に対する倍率を示しており無次元数である。

【0017】このように特定の指数(ここでは【101】)に優先配向している事がわかった場合、その指数近傍にどの程度の結晶粒が集まっているか、その割合を数値化することで、優先配向の度合いをよりイメージしやすくなる。例えば図4(A)に例示した逆極点図において【101】からのずれ角5度及び10度の範囲(図中に白点線で示す)に存在する点数の全体に対する割合を配向率として次式により求めて示すことができる。

【0018】

\* 【数1】

$$\text{【101】格子面と膜表面がなす角が許容値以内の測定点の数} \\ \text{測定点の全数}$$

のEBSPを測定するのに適している。EBSPを得るためには半導体膜の表面に照射する電子線の断面積はチャネル形成領域の面積よりも小さくしておく。具体的には、半導体膜の表面に照射する電子線の直径は50nm以下であることが望ましい。

【0022】また、他の発明の構成は、基板上に形成されたシリコンを主成分とする半導体膜でチャネル形成領域を形成した薄膜トランジスタを有する半導体装置において、当該基板を化学的機械研磨及びエッチングにより除去して半導体膜の表面を露出させ、半導体膜の表面に電子線を照射して、EBSPから求められる【101】格子面の前記半導体膜の表面となす角が10度以内である割合が20%以上であり、或いは、【101】格子面の前記半導体膜の表面となす角が5度以内である割合が5%以上であり、かつ、【001】格子面の前記半導体膜の表面となす角が10度以内である割合が3%以下であり、かつ、【111】格子面の前記半導体膜の表面となす角が10度以内である割合が5%以下であり、かつ、半導体膜に含まれる窒素及び炭素の濃度が1×10<sup>19</sup>/cm<sup>3</sup>以下であり、酸素の濃度が3×10<sup>19</sup>/cm<sup>3</sup>以下であることを特徴としている。

【0023】本発明の一形態として、シリコンを主成分とする半導体膜には、ゲルマニウムが0.1原子%以上10原子%以下の濃度で含まれている半導体材料が適用

される。さらに、当該ゲルマニウムの半導体膜中における分布は、半導体膜の基板側の表面に対し、その反対側の面におけるゲルマニウム濃度が高くなっているものが適用される。

【0024】

【発明の実施の形態】[実施形態1]本発明において、半導体装置の活性領域を形成する半導体膜の結晶方位を観測するための手段としてEBSPを用いる。基板上に形成された半導体膜の結晶方位を観測するために、基板を除去して当該半導体膜の基板側の面から電子線を照射して結晶方位の測定を行う。

【0025】図1はTFTを構成する結晶質半導体膜からEBSPを得る方法を示している。結晶質半導体膜104は基板上に形成されていたものであるが、当該基板は除去されていて、電子線101が照射される面は半導体膜の基板側の面である。

【0026】結晶質半導体膜104は、介在する絶縁層及び導電層を介して固定板102に導電性樹脂103により接着されている。導電性樹脂103は、結晶質半導体膜104に接続する電極105と電気的な導通を形成している。そして、導電性材料で形成される固定板102を接地することにより、結晶質半導体膜104が電子線の照射によりチャージアップすることを防いでいる。

【0027】結晶質半導体膜104は電子線101に対して60度程度の傾きを設けて設置され、後方散乱電子を検出して結晶方位を求める手段は前述の如くである。電子線101は、50nm以下、好ましくは10~20nmのビーム径であり、TFTのチャンネル形成領域よりも小さい。そして、電子線の当たる位置を移動させながら方位解析を繰り返すマッピング測定を行えば、チャンネル形成領域の結晶方位または配向の情報について詳細に得ることができる。

【0028】次に図7を用いてTFTを形成する結晶質半導体膜におけるEBSPを得るための試料を調整する方法を説明する。

【0029】図7(A)において示すTFTは、基板301上にシリコンを主成分とする絶縁材料で形成されるブロッキング層302、結晶質半導体膜303、ゲート絶縁膜306、ゲート電極307、層間絶縁膜308、ソースまたはドレイン電極309、パッシベーション膜310などが形成されている。結晶質半導体膜303にはチャンネル形成領域304、一導電型の不純物が添加された不純物領域305などが形成されている。

【0030】最初に、FIB(Focused Ion Beam: 集束イオンビーム)法で電極309上に開孔を形成するために、パッシベーション膜310上に金属層311を形成する。これは、イオンビームの照射による試料のチャージアップや損傷を防ぐためであり、タングステンや白金などを付けておく。イオンビーム312は細く絞ったガリウム(Ga)イオンを照射して開孔313を形成し、

ソースまたはドレイン電極309の表面を露出させる。

【0031】次に図7(B)に示すように、カーボンペーストや銀ペーストなどの導電性樹脂314を用いて試料を固定板315に接着する。固定板315はアルミニウムや銅などの導電体を用い、導電性樹脂314を開孔313に充填して接着することにより、結晶質半導体膜303が固定板315とソースまたはドレイン電極309を介して導通し、接地させることができる。本発明ではこのようにして、反射電子回折パターンにおける結晶質半導体膜のチャージアップを防止する。

【0032】図7(C)では基板301やブロッキング層を除去して結晶質半導体膜303の基板側の面を露出させる処理を行っている。基板301を除去するための手段としてCMP(Chemical-Mechanical Polishing: 化学的・機械研磨)法を用いる。ガラス基板若しくは石英基板に対するCMPの研磨材(スラリー)には、例えば、塩化シリコンガスを熱分解して得られるフュームドシリカ粒子をKOH添加水溶液に分散したものをを用いる。CMPにより、基板301を約100~500μm程度残るように研磨して除去する。その後、フッ酸またはフッ化アンモニウム溶液により化学エッチングして残りの基板とブロッキング層302を除去する。

【0033】こうして、図7(D)に示すように結晶質半導体膜303の基板側の面が露出させることができる。結晶質半導体膜303は図3(A)で説明した絶縁膜や電極を介して湖底板315に固着され、かつ、導電性樹脂314により電気的接続がなされている。この状態の試料を用いて図1で説明したようにEBSPを得て、結晶質半導体膜303の結晶方位を評価することができる。

【0034】TFTにおいて、結晶方位の測定は、結晶質半導体膜のチャンネル形成領域に対して行う。この領域の結晶性はTFTの電気的特性に重大な影響を与える。チャンネル形成領域はデザインルールにもよるが、ガラス基板上に形成されるTFTでは、チャンネル長2~20μm、チャンネル幅5~200μm程度の寸法で形成されている。図8はこの様子を示すものであり、結晶質半導体膜401にはチャンネル形成領域402、一導電型の不純物が添加された不純物領域403が形成されている。不純物領域403はコンタクト405により絶縁層を介して形成された電極404と接触している。

【0035】反射電子回折パターンにおける電子ビームの径はショットキー型電界放出電子銃であれば50nm以下、好ましくは10~20nmであり、上述のチャンネル形成領域の面積に対して十分小さい。従って、複数の結晶粒から成るチャンネル形成領域の結晶方位を調べるには、ビームスポット407をチャンネル長方向及びチャンネル幅方向にスキャンさせて複数個のデータを収集して統計的に処理することができる。例えば、10×50μm<sup>2</sup>のチャンネル形成領域に対して、1μm間隔で測定を行

い500個のデータを得ることができる。さらに、このような処理を複数個のTFTに対して行い、さらに詳細でかつ精度の高い分析を行うことができる。

【0036】図10は反射電子回折パターンによる結晶方位の測定例であり、石英基板に600℃にて20時間の加熱処理により作製した結晶質シリコン膜の逆極点図を示している。この試料では{111}に強く配向していて、許容値10度以内の割合は12%となっている。また、図11はシリコンの結晶化を助長する金属元素を用い、550℃にて4時間の熱処理により作製された結晶質半導体膜の逆極点図を示している。この試料において{101}面の配向が強く現れていることが観測され、許容値10度以内の割合はやはり12%となっている。図10及び図11に示す逆極点図では、その他に{001}と{111}の中間にある{311}面に配向している傾向が見られている。

【0037】こうした反射電子回折パターンにおいて、チャネル形成領域に特定して結晶の配向を調べるためには、電子線を当てる位置を正確に決める必要がある。図8で示すように、TFTを形成する結晶質半導体膜にはチャネル形成領域の他に不純物領域が形成されており、外見上は何ら区別が付かない。図9はこのような問題点を解決するための測定装置の一例を示している。

【0038】電子銃(ショットキー型電界放出電子銃)501、鏡体502、試料室503は図2と同様な構成である。試料510はステージ504にセットされ、試料表面に対して約60度の位置に反射電子回折像を得るためのスクリーン205と検出器206を設置する。他方には、エネルギー分散型X線分光分析(EDX:Energy Dispersion X-ray Spectroscopy)用の検出器508が設けられ、組成分析を可能としている。こうして、電子線509が当たる位置を固定して、同じ位置における反射電子回折の測定とEDXによる組成分析とを同時に、または交互に行うことができる。不純物領域にはリンやボロンなど半導体の導電型を制御する元素が0.1~20原子%程度含まれているので、EDXによってチャネル形成領域の位置を判別することができる。

【0039】以上のようにして、基板上に形成された結晶質半導体膜でチャネル形成領域を形成した薄膜トランジスタを有する半導体装置において、当該チャネル形成領域の結晶方位を測定することができる。

【0040】[実施形態2]本発明により作製されるTFTは、チャネル形成領域を{101}の配向率が高い結晶質半導体膜で形成することを特徴としている。基板上に形成され{101}の配向率の高い結晶質半導体膜は、例えば、シリコンを主成分とし、ゲルマニウムを0.1~10原子%含有する半導体材料により実現することができる。しかし、このような結晶質半導体膜を実現する上で、ゲルマニウムの存在が必ずしも本質的な要因ではなく、シリコンのネットワークに入り、或いは影

響を及ぼして、内部応力を緩和するものであれば、他の元素で代替することも可能である。

【0041】本実施形態では、その一例としてゲルマニウムを含有するシリコン膜を一例として示す。{101}の配向率が高い結晶質半導体膜を得るには、シリコン原子及びゲルマニウム原子の水素化物またはフッ化物または塩化物によるガスを用い、プラズマCVD法または減圧CVD法により作製される非晶質半導体膜の表面に該非晶質半導体膜の結晶化を助長する金属元素を導入し、当該金属元素を利用して加熱処理をして結晶化させ結晶質半導体膜を形成する。

【0042】図12で説明する結晶質半導体膜の作製方法は、ゲルマニウムを含む非晶シリコン膜の全面にシリコンの結晶化を助長する金属元素を添加して結晶化を行う方法である。まず、図12(A)において、基板はアルミナホウケイ酸ガラスやバリウムホウケイ酸ガラスなどの無アルカリガラス基板が適している。代表的にはコーニング社の#7059ガラス基板や#1737ガラス基板を用いる。その他に石英基板やサファイア基板を用いても良い。或いは、シリコン、ゲルマニウム、ガリウム・砒素などの半導体基板の表面に絶縁膜を形成し、これを基板としても良い。このような基板601の表面には、ブロッキング層602としてプラズマCVD法で $\text{SiH}_4$ と $\text{N}_2\text{O}$ を用い酸化窒化シリコン膜を50~200nmの厚さに形成する。その他の形態として、プラズマCVD法で $\text{SiH}_4$ と $\text{NH}_3$ と $\text{N}_2\text{O}$ から作製される酸化窒化シリコン膜を50nm、 $\text{SiH}_4$ と $\text{N}_2\text{O}$ から作製される酸化窒化シリコン膜を100nm積層させた2層構造や、或いは、窒化シリコン膜とTEOS(Tetraethyl Ortho Silicate)を用いて作製される酸化シリコン膜を積層させた2層構造としても良い。

【0043】非晶質半導体膜の形成は、プラズマCVD法または減圧CVD法、その他適宜の方法により行う。プラズマCVD法を適用する場合には、 $\text{SiH}_4$ と $\text{GeH}_4$ とから成る反応ガス、或いは、 $\text{SiH}_4$ と $\text{H}_2$ で希釈した $\text{GeH}_4$ 成る反応ガスを加えて反応室に導入し、1~200MHzの高周波放電により分解し基板上に非晶質半導体膜を堆積させる。反応ガスは、 $\text{SiH}_4$ の代わりに $\text{Si}_2\text{H}_6$ または $\text{SiF}_4$ を、 $\text{GeH}_4$ の代わりに $\text{GeF}_4$ を採用しても良い。減圧CVD法を用いる場合にも同様な反応ガスを適用することが可能であり、好ましくはHeで反応ガスを希釈して、400~500℃の温度で基板上に非晶質半導体膜を堆積する。いずれにしても、本発明で用いる上記ガスは、堆積される非晶質半導体膜に取り込まれる酸素、窒素、炭素などの不純物元素の濃度を低減するために高純度に精製されたものを用いる。堆積される非晶質半導体膜の厚さは20~100nmの範囲とする。

【0044】表1はプラズマCVD法で作製する非晶質半導体膜の作製条件を示す。高周波電力は0.35W/

$\text{cm}^2$  (27MHz) であるが、繰り返し周波数10kHz (デューティ比30%) のパルス放電に変調して平行平板型のプラズマCVD装置の陰極に給電している。その他、共通条件として反応圧力33.25Pa、基板温度300℃、電極間隔35mmとしている。ゲルマニウムを含む非晶質シリコン膜203の酸素、窒素、炭素などの不純物を極力低減するために、 $\text{SiH}_4$ の純度は99.9999%以上のものを、また $\text{GeH}_4$ は窒素、炭化水素化合物が1ppm以下、 $\text{CO}_2$ が2ppm以下

【0046】 こうして作製されるゲルマニウムを含む非晶シリコン膜603は、ゲルマニウムを0.1原子%~10原子%未満、好ましくは1~5原子%の範囲で含有している。ゲルマニウムの含有量は、代表的な反応ガスとして用いられる $\text{SiH}_4$ と $\text{GeH}_4$ の混合比により調節することができる。非晶質シリコン膜に含まれる酸素、炭素、酸素のそれぞれの含有量は二次イオン質量分析法(SIMS)によって測定されている。図20はその結果を示す。測定に用いた試料は、シリコン基板上に $\text{SiN}$ 、 $\text{SiGN5}$ 、 $\text{SiGN10}$ の順に積層したものであるが、いずれの成膜条件においても窒素、炭素の含有量は $5 \times 10^{18}/\text{cm}^3$ 未満、酸素の含有量は $1 \times 10^{19}/\text{cm}^3$ 未満である。

【0047】 上記のように形成した非晶質半導体膜の表面に、該非晶質半導体膜の結晶化を助長する金属元素を導入する。金属元素としてはその他に、鉄(Fe)、ニッケル(Ni)、コバルト(Co)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスmium(Os)、イリジウム(Ir)、白金(Pt)、銅(Cu)、金(Au)から選ばれた一種または複数種の金属元素を用いる。これら金属元素は、本明細書に記載する何れの発明においても非晶質半導体膜の結晶化を助長する金属元素として使用することができる。上記いずれの金属元素を用いても同質、同様の効果を得ることができるが、代表的にはニッケルを用いる。具体的には、図12(B)で示すように、重量換算で10ppmのニッケルを含む酢酸ニッケル塩溶液をスピナーで塗布してニッケル含有層604を形成する。この場合、当該溶液の馴染みをよくするために、ゲルマニウムを含む非晶質シリコン膜603の表面処理として、オゾン含有水溶液

\* の高純度品を用いる。また、プラズマCVD装置の仕様としては、反応室の容積13Lの反応室に対し、一段目に排気速度300L/秒の複合分子ポンプ、二段目に排気速度40 $\text{m}^3/\text{hr}$ のドライポンプを設け、排気系側から有機物の蒸気が逆拡散してくるのを防ぐと共に、反応室の到達真空度を高め、非晶質半導体膜の形成時に不純物元素が膜中に取り込まれることを極力防いでいる。

【0045】

\* 【表1】

で極薄い酸化膜を形成し、その酸化膜をフッ酸と過酸化水素水の混合液でエッチングして清浄な表面を形成した後、再度オゾン含有水溶液で処理して極薄い酸化膜を形成しておく。シリコンの表面は本来疎水性なので、このように酸化膜を形成しておくことにより酢酸ニッケル塩溶液を均一に塗布することができる。

【0048】 これらの金属元素を導入する方法は、当該金属膜を非晶質半導体膜の表面又は内部に存在させる手法であれば特に限定はなく、例えば、スパッタ法、蒸着法、プラズマ処理法(含むプラズマCVD法)、吸着法、金属塩の溶液を塗布する方法などを使用することができる。プラズマ処理法は、不活性ガスによるグロー放電雰囲気において、陰極からスパッタされる当該金属元素を利用する。また、金属塩の溶液を塗布する方法は簡易であり、金属元素の濃度調整が容易である点で有用である。

【0049】 そして、当該金属元素を利用して非晶質半導体膜の結晶化を行う。結晶化は加熱処理、レーザー光または紫外線、赤外線などの強光の照射によって行う。加熱処理のみでも【101】に優先的に配向する結晶質シリコン膜を得ることができるが、好ましくは、加熱処理を行いその後レーザー光などの強光の照射を行う方法を適用する。加熱処理後のレーザー処理は、結晶粒内に残される結晶欠陥を修復し消滅させることができ、作製される結晶の品質を向上させる目的に対して有効な処置となる。

【0050】 加熱処理は450~1000℃の範囲で行うことが可能であるが、温度の上限は使用する基板の耐熱温度が一つの上限として考慮される。ガラス基板の場合にはその歪み点以下が上限温度の一つの根拠となる。



例えば、歪み点667℃のガラス基板に対しては、660℃程度が限度と見るべきである。必要とされる時間は加熱温度や、その後の処理条件（例えばレーザー光を照射する処理の有無など）により適宜設定するが、好適には550～600℃にて4～24時間の加熱処理を行う。また、その後レーザー処理を行う場合には、500～550℃にて4～8時間の熱処理を行う。以上の加熱処理は空気中や水素雰囲気中でも良いが、好適には窒素或いは不活性ガス雰囲気中にて行う。こうして、図12

(C) に示す結晶質半導体膜605が形成される。

【0051】結晶化率（膜の全体積における結晶成分の割合）を高め、結晶粒内に残される欠陥を補修するために、結晶質半導体膜605に対してレーザー光606を照射するレーザー処理を行う。レーザー処理は、波長400nm以下のエキシマレーザーや、YAGまたはYVO<sub>4</sub>レーザーの第2高調波（波長532nm）～第4高調波（波長266nm）を光源として用いて行う。これらのレーザー光は光学系にて線状またはスポット状に集光し、そのエネルギー密度を100～700mJ/cm<sup>2</sup>として照射し、上記のように集光したレーザービームを基板の所定の領域に渡って走査させ処理を行う。その他、レーザーの代わりに、ハロゲンランプ、キセノンランプ、水銀ランプ、メタルハライドランプなどを光源としても良い。

【0052】レーザー処理の条件は、XeClエキシマレーザー（波長308nm）を用い、照射エネルギー密度300～600mJ/cm<sup>2</sup>、重ね合わせ率90～95%で照射する。レーザー処理は加熱処理により結晶化した膜の未結晶化部分の結晶化や、結晶粒内に欠陥を補修するために行う。また、この処理により結晶化率を向上させることができる。こうして、図12（D）に示す

{101}の配向率の高い結晶質半導体膜607を得ることができる。レーザー処理を行うことにより、膜中におけるゲルマニウムの分布は変化し、表面に偏析することがSIMSにより測定されている。図16（A）は加熱処理を行った後の状態であり、結晶質シリコン膜中においてほぼ一定の濃度で分布している。一方、図16（B）、（C）は異なるレーザー処理条件で作製された試料の特性であり、結晶質シリコン膜の表面側（基板側とは反対側の面）に偏析していることを示している。

【0053】以上のような工程により、本発明の如き{101}面の配向率が高い結晶質半導体膜が得ることができる。図17は本実施形態により作製されたゲルマニウムを含む結晶質シリコン膜のEBSPの一例であり、{101}格子面が半導体膜の表面となす角が10度以内である割合が53%という結果が得られている。このような配向率の高い結晶質シリコン膜が得られるメカニズムは、現段階で必ずしも明らかではないが、概略以下のように推測することができる。

【0054】まず、結晶化は400～500℃の加熱処

理により金属元素とシリコンが反応してシリサイドが形成され、これが結晶核となりその後の結晶成長に寄与する。例えば、代表的な金属元素としてニッケルを用いた場合、ニッケルシリサイド（以下、NiSi<sub>2</sub>と記する）が形成される。NiSi<sub>2</sub>の構造はホタル石型構造であり、ダイヤモンド型構造のシリコン格子間にニッケル原子を配置した構造となっている。NiSi<sub>2</sub>からニッケル原子が無くなるとシリコンの結晶構造が残ることになる。数々の実験の結果から、ニッケル原子は非晶質シリコン側に移動していくことが判明しており、この理由は非晶質シリコン中の固溶度の方が結晶シリコン中のそれよりも高いためであると考えられる。従って、恰もニッケルが非晶質シリコン中を移動しながら結晶シリコンを形成するというモデルを立案することができる。

【0055】NiSi<sub>2</sub>は特定の配向性を持たないが、非晶質半導体膜の厚さを20～100nmとすると基板表面に対し平行な方向しか殆ど成長することが許されなくなる。この場合、NiSi<sub>2</sub>と結晶シリコンの（111）面とが接する界面エネルギーが最も小さいので、結晶質シリコン膜の表面と平行な面は（110）面となり、この格子面が優先的に配向する。結晶成長方向が基板表面に対し平行な方向に、しかも柱状に成長する場合には、その柱状結晶を軸とした回転方向には自由度が存在するため、必ずしも（110）面が配向するとは限らないため、その他の格子面も析出すると考えられる。

【0056】本発明は、結晶質半導体膜の{101}格子面の配向を高めるために、柱状結晶の回転方向に制約を与え、自由度を低減させる手段として非晶質シリコンに0.1～10原子%のゲルマニウムを含有させる手段を見いだしたものである。勿論、前述のようにゲルマニウムの存在が必ずしも本質的な要因ではなく、シリコンのネットワークに入り、或いは影響を及ぼして、内部応力を緩和するものであれば、他の元素で代替することも可能である。

【0057】ゲルマニウムを一例とすれば、非晶質シリコンに0.1～10原子%のゲルマニウムを含有させると結晶核の発生密度が低下することが観測されている。図15はその結果を示し、非晶質シリコン膜の成膜時に添加するGeH<sub>4</sub>の量が増加するに従い、即ち、非晶質シリコン膜に取り込まれるゲルマニウムの濃度が増加するに従い、結晶核密度が低下している傾向が示されている。結晶核であるNiSi<sub>2</sub>が形成されるとき、原子間距離の違いによりゲルマニウムは排除されつつ上述の結晶成長が起こっていることが予想される。従って、ゲルマニウムは柱状結晶の外側に偏析するような形となり、その存在が柱状結晶を軸とした回転方向の自由度を低下させていると推定する。その結果、{101}面の配向率の高い結晶質半導体膜を得ることが可能となる。

【0058】表1で示す#SGN30、#SGN10、#SGN5、#SN、#HSの各条件で成膜された非晶質半

10

20

30

40

50

導体を上配結晶化の方法により得られた結晶質半導体膜の配向率を反射電子回折パターンにより求めた結果を表2に示す。表2では、各種試料について{101}、{001}、{111}、{113}の配向率を、各格子面が膜表面となす角度が5度以内、及び10度以内の範囲にある割合を求めた結果を示している。表2において#HSはの試料は{113}と{111}の配向率が高く、それぞれ18% (10度以内)、12% (10度

\* 以内)となっている。また、#SNでは{101}と{311}の配向率が高くなっている。{311}は対称性の立場から等価な格子面の数が他と比較して最も多く、ランダムに配向する多結晶体では発生する確率がその分高くなる。

【0059】

【表2】

\*

【0060】一方、ゲルマニウムを添加した#SGN30、#SGN10、#SGN5においても試料内の比較において傾向が見られ、膜中に含有するゲルマニウム濃度により結晶の配向が変化することを示している。#SGN10、#SGN5で特に注目される傾向は、他の格子面に対して{101}格子面の配向が強く、#SGN10ではずれ角10度以内が31%、5度以内でも14%となっている。また、#SGN5ではずれ角10度以内が20%、5度以内で6%となっている。このような{101}格子面に対する高い配向率はゲルマニウムを添加しない他の試料では達成されない新規な効果が得られている。

【0061】しかし、#SGN30において、膜中に含有するゲルマニウムの含有量が11原子%に増加すると{101}格子面の配向率は低下してしまうことが示されている。また、#SGN5において1.5原子%に低下しても配向率が20%低下している。従って、この結果が意味するところは、{101}の配向率を高めるためには非晶質シリコン膜中に含有させるゲルマニウムの濃度には適した範囲があり、その濃度範囲は0.1原子%から10原子%、好ましくは1~5原子%程度であることがわかる。

【0062】さらに、このような結晶質半導体膜の構造をX線回折から評価した。X線回折法では、回折角 $2\theta$ をスキャンしながら回折強度の測定を行う。このとき強度がピークとなった $2\theta$ の測定からブラッグの式( $2d \sin \theta = \lambda$ 、 $\lambda$ はX線の波長)格子面間隔 $d$ を求めることができる。ここで $2\theta$ スキャンを遅くしてピーク位置を精密に求めると、格子に加わっている歪についての情報も得ることができる。

【0063】測定は、表2の#SNで示される結晶質シリコン膜、及びゲルマニウムを含む結晶質シリコン膜に

20 ついて測定を行い、 $d$ 値を比較した。両者とも石英基板を使用した。膜厚は54nm、酢酸ニッケルの添加量10ppmの水溶液、結晶化500℃にて1時間と580℃にて8時間の加熱処理で作製したものである。測定は膜に平行な格子面のほか、図18示すように試料にあり角を持たせることにより、膜から60度の角を持った格子面についても行った。この様子を模式的に図19に示す。また、 $2\theta$ の大きい回折を用いたほうが測定精度は向上する。この2つの試料で配向の違いにより測定できる回折が異なっていたが、それぞれについて予備測定により $2\theta$ の最も大きい回折を調べ、それらについて本測定を行った。本測定に用いた回折は、ゲルマニウムを含む結晶質シリコン膜(試料A)では(440)、結晶質シリコン膜(試料B)では(220)であった。

30 【0064】あり角を持たせた場合、 $2\theta$ の値には装置のX線光学系に特有の系統的なずれが生じる。このずれはわずかであるが、今回のような精密な測定ではその影響が無視できなくなるため、あらかじめ標準試料(無配向のタングステン粉末)を用いてあり角0度、60度で $2\theta$ 値の測定を行い、そのときのずれ量を用いて補正を行った。標準試料の測定結果を表3に示す。ここでは多結晶試料の本測定における指数と $2\theta$ が近い回折を選んでいる。即ち、試料Aでは(440)回折( $2\theta=106$ 度付近)を測定したので、タングステンの(310)回折( $2\theta=100.628$ 度)で補正を行った。一方、試料Bでは(220)回折( $2\theta=47$ 度付近)を測定したので、タングステンの(110)回折( $2\theta=40.2444$ 度)で補正を行った。

40 【0065】

【表3】

| 測定指数 | Psi[°] | 2θ[°]   | Δ2θ[°] |
|------|--------|---------|--------|
| 310  | 0      | 100.628 | -0.008 |
|      | 60     | 100.62  |        |
| 110  | 0      | 40.2444 | 0.0254 |
|      | 60     | 40.2698 |        |

【0066】試料Aと試料Bの測定結果を表4に示す。あおり角Psiで比較すると、どちらの試料も0度に比べ60度の場合のほうがd値は大きく、従って格子が膜に水平方向に伸びた歪を有していることがわかる。格子定

\*

| 試料 | 測定指数 | Psi[°] | 2θ[°]    | 2θ[°]<br>(補正後) | d[nm]    | a[nm]   | Δa[nm]  |
|----|------|--------|----------|----------------|----------|---------|---------|
| A  | 440  | 0      | 106.9092 |                | 0.096093 | 0.54359 | 0.00164 |
|    |      | 60     | 106.4369 | 106.4449       | 0.096384 | 0.54523 |         |
| B  | 220  | 0      | 47.4447  |                | 0.191894 | 0.54276 | 0.00272 |
|    |      | 60     | 47.2188  | 47.1934        | 0.192857 | 0.54548 |         |

【0068】{101} 格子面に対して高い配向性を示す結晶質半導体膜は、添加するゲルマニウムの濃度を0.1～10原子%の範囲で添加するだけでなく、膜中に含まれる酸素、窒素、炭素の元素の濃度を $1 \times 10^{19} / \text{cm}^3$ 未満にすること、及び膜厚を20～100nmの範囲として、基板表面と平行な方向の成長が支配的となるようにすることの相乗効果により達成される。

【0069】このような{110} 格子面の配向率の高い結晶質半導体膜はTFTのチャネル形成領域、光起電力素子の光電変換層など素子の特性を決定付けるチャネル形成領域に好適に用いることができる。

【0070】その他の手法として、非晶質半導体膜の結晶化を助長する金属元素を選択的に形成する方法を図13を用いて説明する。図13(A)において、基板620は前述のガラス基板または石英基板を採用する。ガラス基板を用いる場合には、実施形態1と同様にブロッキング層を設ける。

【0071】ゲルマニウムを含む非晶質シリコン膜621は図12(A)と同様にプラズマCVD法で形成しても良いし、イオン注入法またはイオンドープ法によりゲルマニウムを所定の濃度で導入しても良い。また、減圧CVD法で、 $\text{Si}_2\text{H}_6$ と $\text{GeH}_4$ を450～500℃の温度で分解して形成する方法も採用可能である。

【0072】そして、ゲルマニウムを含む非晶質シリコン膜621上に150nmの厚さの酸化シリコン膜622を形成する。酸化シリコン膜の作製方法は限定されないが、例えば、TEOSと $\text{O}_2$ とを混合し、反応圧力40Pa、基板温度300～400℃とし、高周波(13.56MHz)電力密度0.5～0.8W/cm<sup>2</sup>で放電させ形成する。そして、開孔623を形成する。開孔623は、非晶質シリコン膜の膜面における適宜箇所のスリット状の面または点状の面などとする。開孔623の大きさに特に限定はないが、その幅は10～40μmとすることができる。また、その長手方向の長さは任意に決めれば良く、数十μm～数十cmの範囲とするこ

\* 数aに換算して試料間の比較を行うと、試料Aでは両者の差は0.00164nmであるのに対して、試料Bでは0.00272nmと、より大きい値になっている。従って非晶質半導体膜の形成時にゲルマニウムを含ませておくことにより、結晶化後の膜の歪を緩和させることができるということができる。

【0067】

【表4】

とができる。

【0073】この状態で、図13(B)に示すように、重量換算で10ppmのニッケルを含む酢酸ニッケル塩溶液を塗布する。これにより、ニッケル含有層724が形成され、ニッケル含有層624は開孔部623の底部のみでゲルマニウムを含む非晶質シリコン膜221と接触する。

【0074】結晶化は、加熱処理の温度500～650℃で4～24時間、例えば570℃にて14時間の熱処理を行う。この場合、結晶化はニッケルが接した非晶質シリコン膜の部分で最初に結晶化し、そこから基板の表面と平行な方向に結晶化が進行する。こうして形成された結晶質シリコン膜625は棒状または針状の結晶が集合して成り、その各々の結晶は巨視的に見ればある特定の方向性をもって成長している。その後、酸化シリコン膜222を除去すれば結晶質シリコン膜625を得ることができる。

【0075】こうして作製される結晶質シリコン膜には結晶化において利用した金属元素が残存している。それは膜中において一様に分布していないにしろ、平均的な濃度とすれば、 $1 \times 10^{19} / \text{cm}^3$ を越える濃度で残存している。勿論、このような状態でもTFTをはじめ各種半導体装置のチャネル形成領域に用いることが可能であるが、より好ましくは、ゲッタリングにより当該金属元素を除去することが望ましい。

【0076】また、当該金属元素を除去するゲッタリングの一例を図14を用いて説明する。図14(A)において、基板630は図12(A)または図13(A)のガラス基板、或いは石英基板などいずれも適用可能である。ガラス基板を用いる場合には、ブロッキング層を設ける。また、結晶質シリコン膜631の表面には、マスク用の酸化シリコン膜632が150nmの厚さに形成され、開孔部633が設けられ結晶質シリコン膜が露出した領域が設けられている。図13の工程に従う場合には、図13(A)で示す酸化シリコン膜622をそのま

ま利用可能であり、図13(B)の工程の後からそのまま本実施例の工程に移行することもできる。そして、イオンドープ法によりリン634を添加して、 $1 \times 10^{19} \sim 1 \times 10^{22} / \text{cm}^3$ の濃度のリン添加領域635を形成する。

【0077】そして、図14(B)に示すように、窒素雰囲気中で $550 \sim 800^\circ\text{C}$ 、 $5 \sim 24$ 時間、例えば $600^\circ\text{C}$ にて12時間の熱処理を行うと、リン添加領域235がゲッタリングサイトとして働き、結晶質シリコン膜231に残存していた触媒元素はリン添加領域235に偏析させることができる。

【0078】その後、図14(C)で示すようにマスク用の酸化シリコン膜632と、リンが添加領域635とをエッチングして除去することにより、結晶化の工程で使用了金属元素の濃度が $1 \times 10^{17} / \text{cm}^3$ 未満にまで低減された結晶質シリコン膜636を得ることができる。

【0079】[実施形態3]本実施形態は、nチャネル型TFTとpチャネル型TFTとを相補的に組み合わせたCMOS型のTFTを作製する例を図15を用いて説明する。

【0080】図15(A)において、基板901上にゲルマニウムを含有する結晶質シリコン膜を形成する。ゲルマニウムを含有する結晶質シリコン膜は実施形態2で作製されるいずれの方法も適用可能である。また、基板901がガラス基板である場合には、ブロッキング層902を設ける。ゲルマニウムを含有する結晶質シリコン膜は素子分離のため所定の大きさにエッチングし、島状の半導体層903、904を形成する。

【0081】第1絶縁膜905はTFTにおいてゲート絶縁膜として利用されるものであり $30 \sim 200 \text{ nm}$ の厚さで形成する。この第1絶縁膜905はプラズマCVD法により $\text{SiH}_4$ と $\text{N}_2\text{O}$ とから作製される酸化窒化シリコン膜、或いはTEOSと $\text{N}_2\text{O}$ とから作製される酸化窒化シリコン膜などで形成する。本実施例では前者を選択し、 $75 \text{ nm}$ の厚さに形成する。また、実施例5で示す方法で第1絶縁膜905を形成しても良い。

【0082】第1絶縁膜905上には、タンタル、タングステン、チタン、アルミニウム、モリブデンから選ばれた一種または複数種の元素を成分とする導電性材料でゲート電極906、907を形成する。

【0083】次に、図15(B)ではnチャネル型TFTにLDD(Lightly Doped Drain)領域を形成するためにイオンドープ法でリンをドーピングする。ドーピングガスには $\text{H}_2$ で $0.1 \sim 5\%$ に希釈したフォスフィン( $\text{PH}_3$ )を用いる。ドーピングの条件は適宜決定するものとするが、半導体層903、904に形成される第1不純物領域908、909は平均的な濃度として $1 \times 10^{17} \sim 1 \times 10^{19} / \text{cm}^3$ となるようにする。この際、ゲート電極906、907はドーピングされるリン

に対するマスクとなり、不純物領域908、909は自己整合的に形成される。

【0084】そして、図15(C)で示すように、フォトレジストを用いたマスク909を形成し、再びイオンドープ法でリンをドーピングする。このドーピングにより作製される第2不純物領域910、912のリンの平均濃度は $1 \times 10^{20} \sim 1 \times 10^{21} / \text{cm}^3$ となるようにする。こうして、半導体層903に形成される第1不純物領域911はLDD領域となり、第2不純物領域910はソース及びドレイン領域となる。

【0085】pチャネル型TFTは図15(D)で示すように、フォトレジストを用いたマスク913を形成し、半導体層904にホウ素をドーピングする。ドーピングガスには $\text{H}_2$ で $0.1 \sim 5\%$ に希釈したジボラン( $\text{B}_2\text{H}_6$ )を用いる。半導体層904に形成される第3不純物領域914は、n型からp型に反転させるためにリン濃度と比較して $1.5 \sim 3$ 倍のホウ素を添加し、平均濃度は $1.5 \times 10^{20} \sim 3 \times 10^{21} / \text{cm}^3$ となるようにする。こうして、半導体層904に形成される第3不純物領域914はpチャネル型TFTのソース及びドレイン領域となる。

【0086】その後、プラズマCVD法により作製される窒化シリコン膜、窒化酸化シリコン膜により層間絶縁膜915を形成する。また、添加された不純物元素は活性化のために $350 \sim 500^\circ\text{C}$ の加熱処理が必要とされるが、この加熱処理は層間絶縁膜915を形成した後に、窒化シリコン膜、窒化酸化シリコン膜中に含まれる水素を放出させ、半導体層903、904に拡散させることにより、水素化を行い半導体中及びその界面の欠陥を補償することができる。さらに、ソース及びドレイン電極818を形成しTFTを得ることができる。

【0087】チャネル形成領域918、919は【101】格子面の配向性の高いゲルマニウムを含有する結晶質シリコン膜で形成される。このようなチャネル形成領域は、ゲート絶縁膜との界面特性が良好であり、結晶粒界及び結晶粒内の欠陥密度が低減し、高い電界効果移動度を得ることができる。

【0088】以上の工程で、nチャネル型TFTとpチャネル型TFTとを相補的に組み合わせたCMOS型のTFTを得ることができる。nチャネル型TFTはチャネル形成領域とドレイン領域との間にLDD領域が形成され、ドレイン端における電界の集中を防いでいる。このようなCMOS型のTFTは、アクティブマトリクス型の液晶表示装置やEL表示装置の駆動回路を形成することを可能とする。それ以外にも、このようなnチャネル型TFTまたはpチャネル型TFTは、画素部を形成するトランジスタに応用することができる。さらに、従来の半導体基板にて作製されるLSIに代わる薄膜集積回路を実現するTFTとして用いることができる。

【0089】図15(C)で作製されたCMOS型のT

FTは、さらにパッシベーション膜などを付けて完成させることができる。このようなTFTのチャネル形成領域の結晶性を評価するためには、実施形態1で示す方法により、基板を除去して、結晶質半導体膜の基板側の面より測定することにより行うことができる。

【0090】反射電子回折パターンにより得られる結晶方位の情報は、照射される電子線のビームサイズに対応している。従って、複数の結晶粒が集合して形成される結晶質半導体膜の配向率を正確に評価するには、測定点を多くして母数を増やし、統計的に処理される配向率の精度を上げることが要求される。そのために、一つのTFTのチャネル形成領域において10〜50点程度の測定点を設け、このような測定を100個若しくはそれ以上のTFTに対して行うことにより正確な配向率を評価することができる。

【0091】[実施例]本発明の半導体装置は、各種多様の電子機器の表示装置や各種集積回路、或いは、従来の集積回路に代わる回路用途に応用することができる。このような半導体装置には、携帯情報端末（電子手帳、モバイルコンピュータ、携帯電話等）、ビデオカメラ、スチルカメラ、パーソナルコンピュータ、テレビ、プロジェクター等が挙げられる。それらの一例を図21〜図23に示す。

【0092】図21（A）は携帯電話であり、表示用パネル2701、操作パネル2702、接続部2703から成り、表示用パネル2701には表示装置2704、音声出力部2705、アンテナ2709などが設けられている。操作パネル2702には操作キー2706、電源スイッチ2702、音声入力部27058などが設けられている。本発明は表示装置2904を形成することができる。また、本発明の半導体装置の検査方法は、表示装置2904の検査に用いることができる。

【0093】図21（B）はビデオカメラであり、本体9101、表示装置9102、音声入力部9103、操作スイッチ9104、バッテリー9105、受像部9106から成っている。本発明は表示装置9102に適用することができる。また、本発明の半導体装置の検査方法は、表示装置9102の検査に用いることができる。

【0094】図21（C）はモバイルコンピュータ或いは携帯型情報端末であり、本体9201、カメラ部9202、受像部9203、操作スイッチ9204、表示装置9205で構成されている。本発明は半導体装置は表示装置9205に適用することができる。また、本発明の半導体装置の検査方法は、表示装置9205の検査に用いることができる。

【0095】図21（D）はテレビ受像器であり、本体9401、スピーカ9402、表示装置9403、受信装置9404、増幅装置9405等で構成される。本発明は表示装置9403に適用することができる。また、本発明の半導体装置の検査方法は、表示装置6403の

検査に用いることができる。

【0096】図21（E）は携帯書籍であり、本体9501、表示装置9502、9503、記憶媒体9504、操作スイッチ9505、アンテナ9506から構成されており、ミニディスク（MD）やDVDに記憶されたデータや、アンテナで受信したデータを表示するものである。本発明は表示装置9502、9503や、記憶媒体9504に適用することができる。また、本発明の半導体装置の検査方法は、表示装置9502、9503の検査に用いることができる。

【0097】図22（A）はパーソナルコンピュータであり、本体9601、画像入力部9602、表示装置9603、キーボード9604で構成される。本発明は表示装置9601や、内蔵する各種集積回路に適用することができる。また、本発明の半導体装置の検査方法は、表示装置9601の検査に用いることができる。

【0098】図22（B）はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体9701、表示装置9702、スピーカ部9703、記録媒体9704、操作スイッチ9705で構成される。なお、この装置は記録媒体としてDVD（Digital Versatile Disc）、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示装置9702や、内蔵する各種集積回路に適用することができる。また、本発明の半導体装置の検査方法は、表示装置9702の検査に用いることができる。

【0099】図22（C）はデジタルカメラであり、本体9801、表示装置9802、接眼部9803、操作スイッチ9804、受像部（図示しない）で構成される。本発明は表示装置9802や、内蔵する各種集積回路に適用することができる。また、本発明の半導体装置の検査方法は、表示装置9802の検査に用いることができる。

【0100】図23（A）はフロント型プロジェクターであり、投射装置3601、スクリーン3602で構成される。本発明は表示装置3601やその他の信号制御回路に適用することができる。また、本発明の半導体装置の検査方法は、表示装置3601の検査に用いることができる。

【0101】図23（B）はリア型プロジェクターであり、本体3701、投射装置3702、ミラー3703、スクリーン3704で構成される。本発明は投射装置3702やその他の信号制御回路に適用することができる。

【0102】尚、図23（C）は、図23（A）及び図23（B）中における投射装置3601、3702の構造の一例を示した図である。投射装置3601、3702は、光源光学系3801、ミラー3802、3804〜3806、ダイクロイックミラー3803、プリズム

3807、液晶表示装置3808、位相差板3809、投射光学系3810で構成される。投射光学系3810は、投射レンズを含む光学系で構成される。本実施例は、三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図23(C)中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0103】また、図23(D)は、図23(C)中における光源光学系3801の構造の一例を示した図である。本実施例では、光源光学系3801は、リフレクター3811、光源3812、レンズアレイ3813、3814、偏光変換素子3815、集光レンズ3816で構成される。なお、図23(D)に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0104】ここでは図示しなかったが、本発明はその他にもナビゲーションシステムをはじめ冷蔵庫、洗濯機、電子レンジ、固定電話機などに組み込む表示装置としても適用することも可能である。このように本発明の適用範囲はきわめて広く、さまざまな製品に適用することができる。

【0105】

【発明の効果】本発明を用いることにより、TFT形成後にその活性領域を形成する結晶質半導体膜の配向率を反射電子回折パターンにより測定することができる。また、非晶質半導体膜を結晶化して得られる結晶質半導体膜の配向性を高め、そのような結晶質半導体膜を用いたTFTをえることができる。

【図面の簡単な説明】

【図1】 本発明の反射電子回折パターンの概念を説明する図。

【図2】 反射電子回折装置の構成を説明する図。

【図3】 反射電子回折による試料測定の方法を説明する図。

る図。

【図4】 反射電子回折データから得られる逆極点図の例。

【図5】  $\{101\}$  配向からのずれ角を説明する図。

【図6】  $\{101\}$  付近に優先配向している場合の各結晶粒の $\langle 101 \rangle$ 方位のゆらぎを説明する図。

【図7】 反射電子回折で測定するための試料調整法を説明する図。

【図8】 反射電子回折で測定する領域を説明する図。

10 【図9】 反射電子回折装置の他の構成を説明する図。

【図10】 反射電子回折による高温多結晶シリコン膜の逆極点図。

【図11】 反射電子回折による結晶質シリコン膜の逆極点図。

【図12】 結晶質シリコン膜の作製方法を説明する図。

【図13】 結晶質シリコン膜の作製方法を説明する図。

20 【図14】 結晶質シリコン膜の作製方法を説明する図。

【図15】 CMOS構造のTFTの作製工程の一例を説明する図。

【図16】 本実施例により作製されたゲルマニウムを含む結晶質シリコン膜におけるゲルマニウムの分布を示すグラフ。

【図17】 本実施例により作製されたゲルマニウムを含む結晶質シリコン膜における逆極点図。

【図18】 X線回折測定と試料あおり角を説明する図。

30 【図19】 試料あおり角と、回折に寄与する格子面を説明する図。

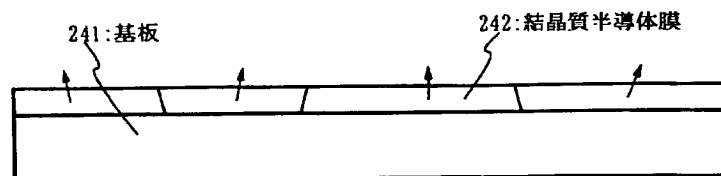
【図20】  $\text{SiH}_4$ 、 $\text{GeH}_4$ 、 $\text{H}_2$ ガスより作製された試料のC、N、O濃度を阿表すSIMSデータ。

【図21】 半導体装置の一例を示す図。

【図22】 半導体装置の一例を示す図。

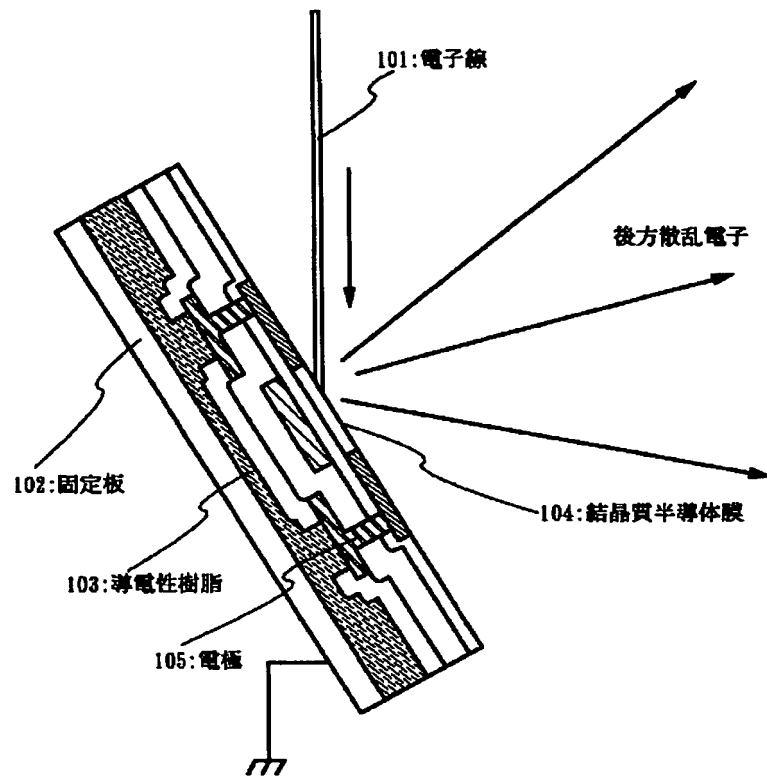
【図23】 プロジェクターの一例を示す図。

【図6】

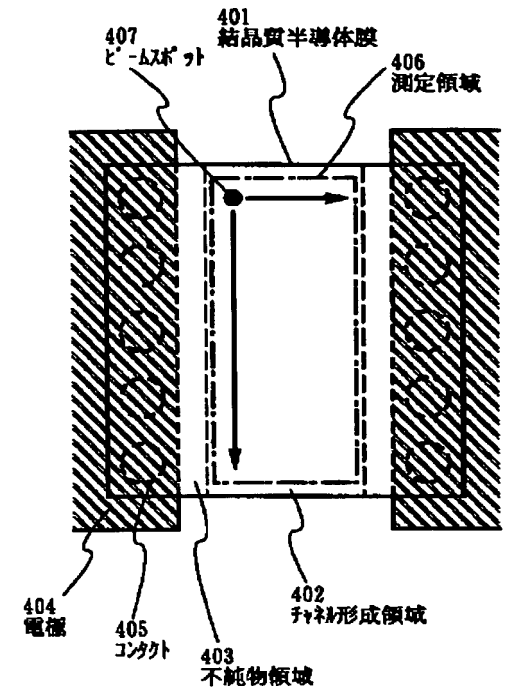


結晶粒の $\langle 101 \rangle$ 方位のゆらぎを説明する図

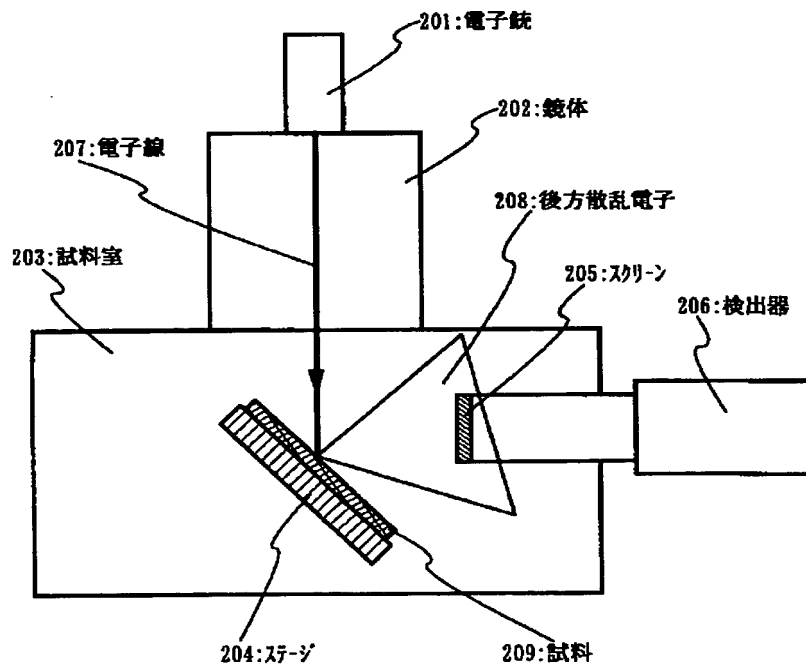
【図1】



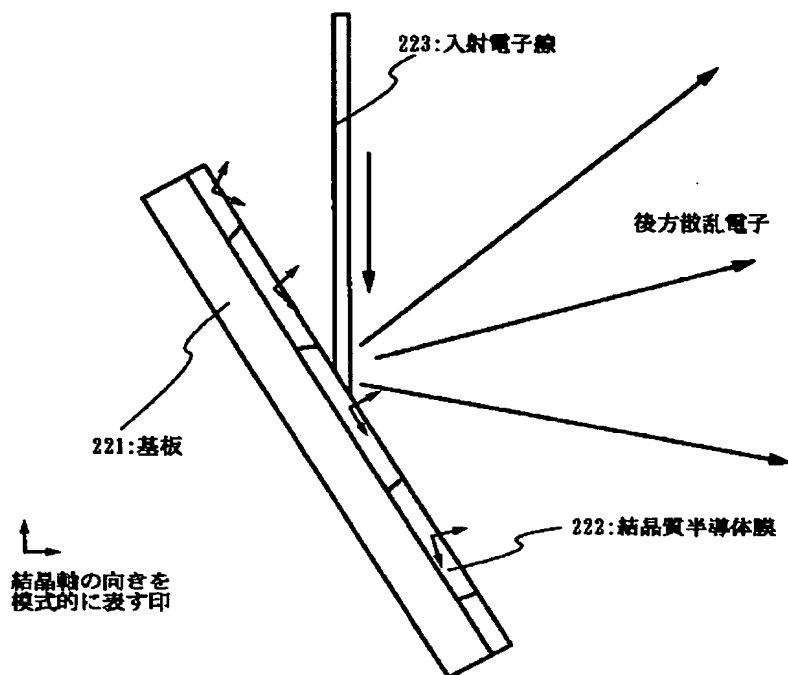
【図8】



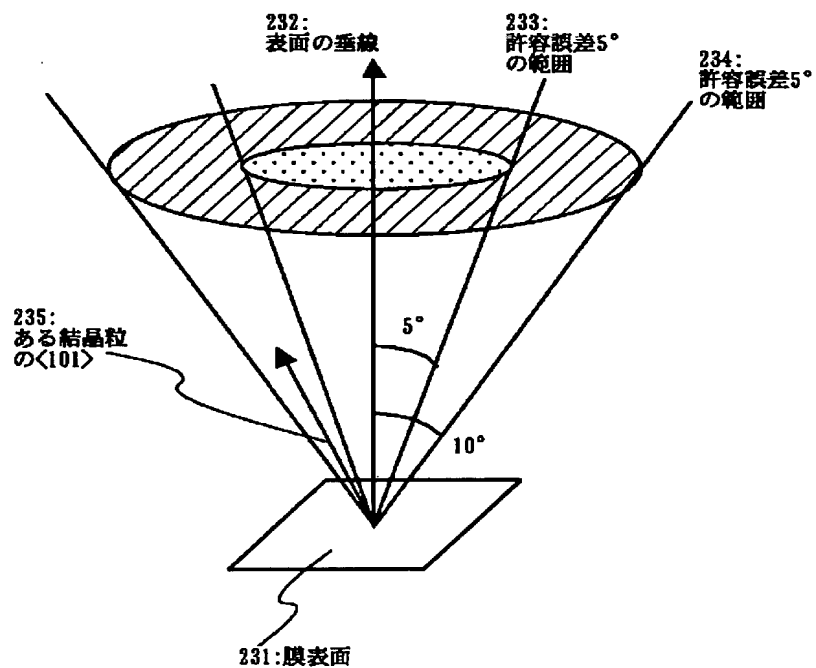
【図2】



【図3】

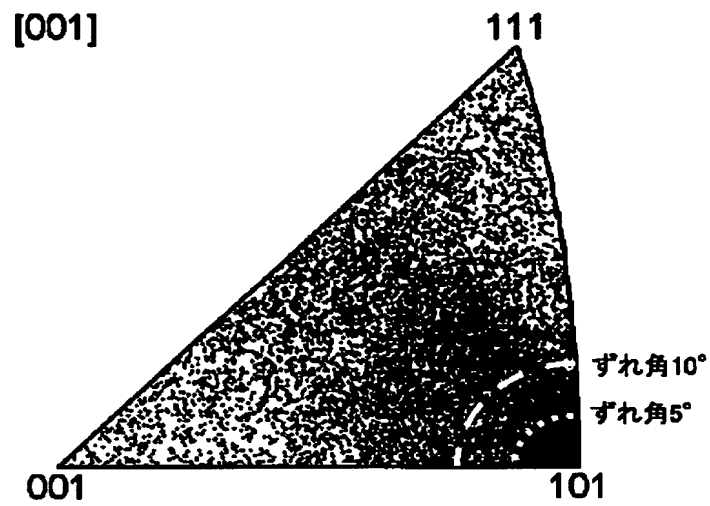


【図5】

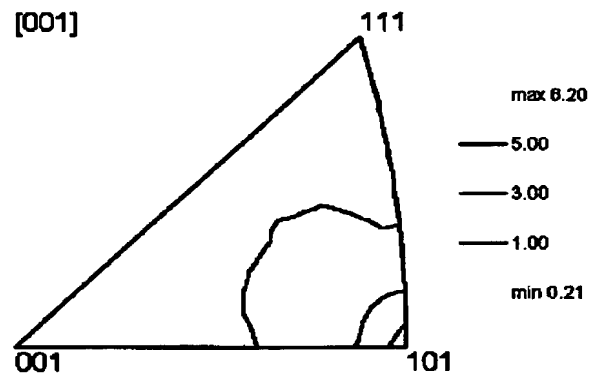




【図4】

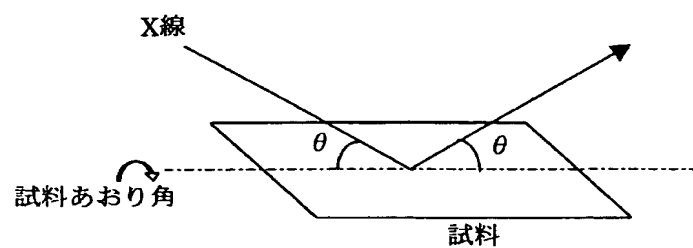


(A) マッピング測定における全測定点のプロット

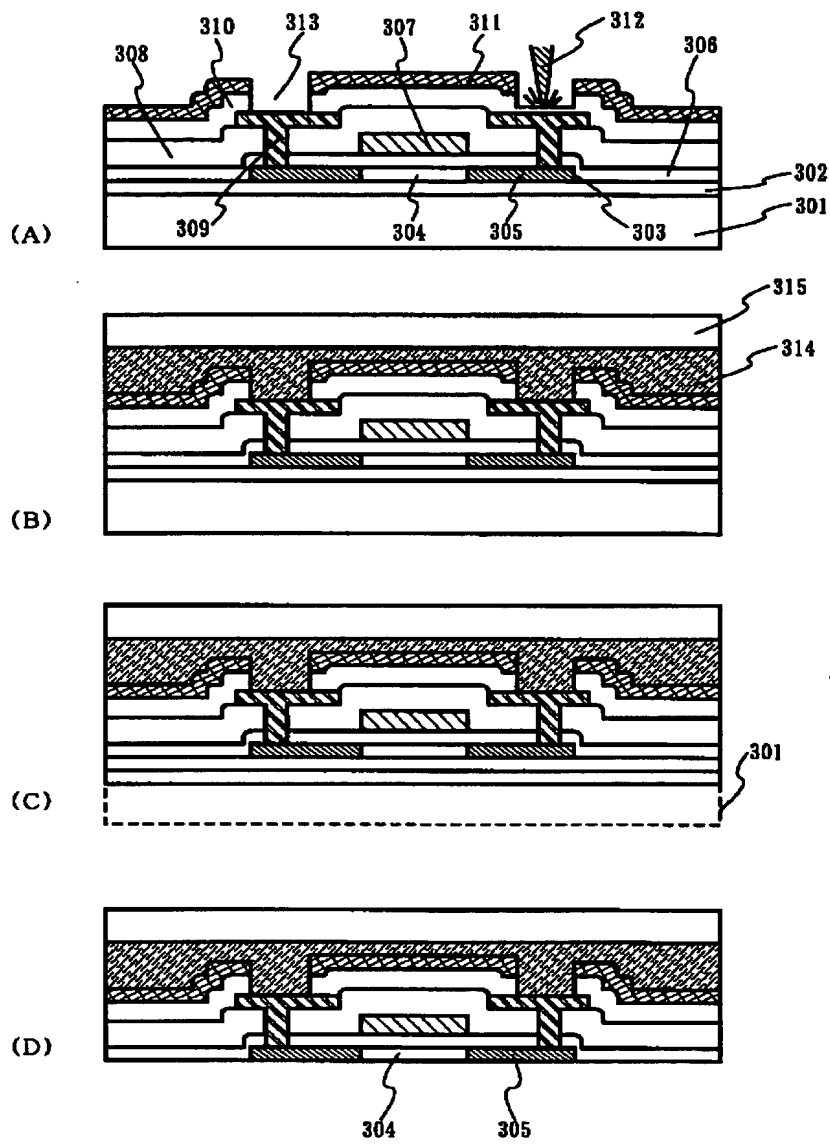


(B) 特定指数への配向の集中度を等高線表示した例

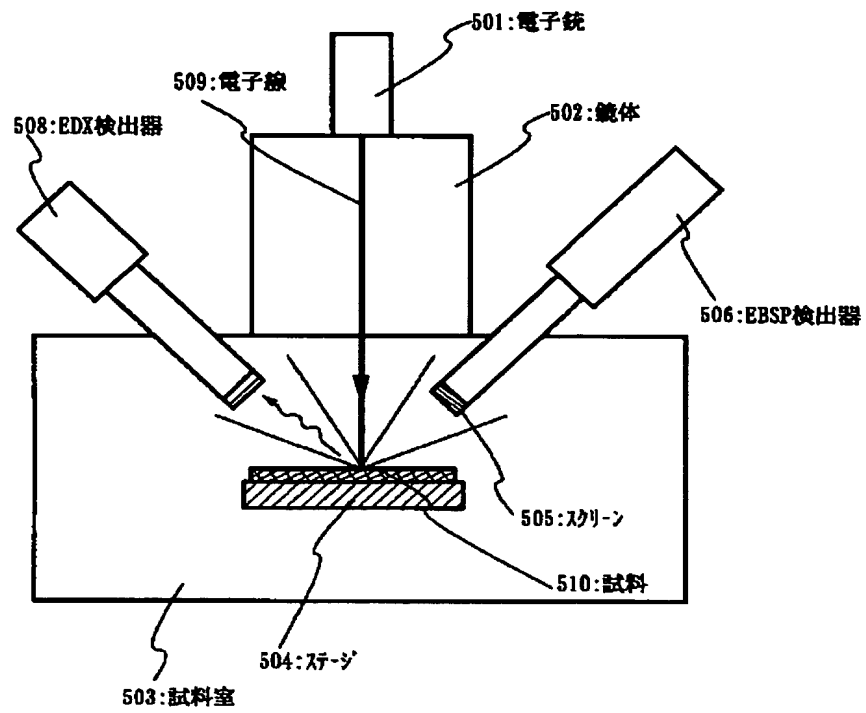
【図18】



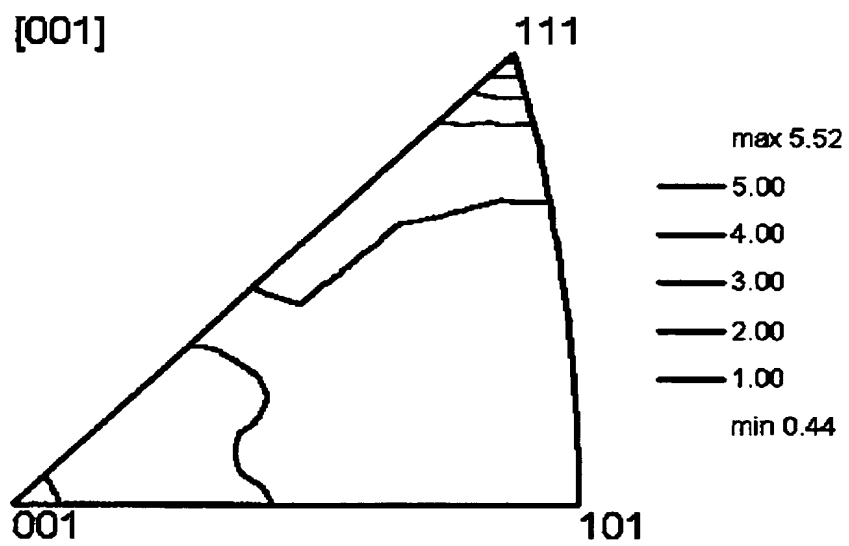
【図7】



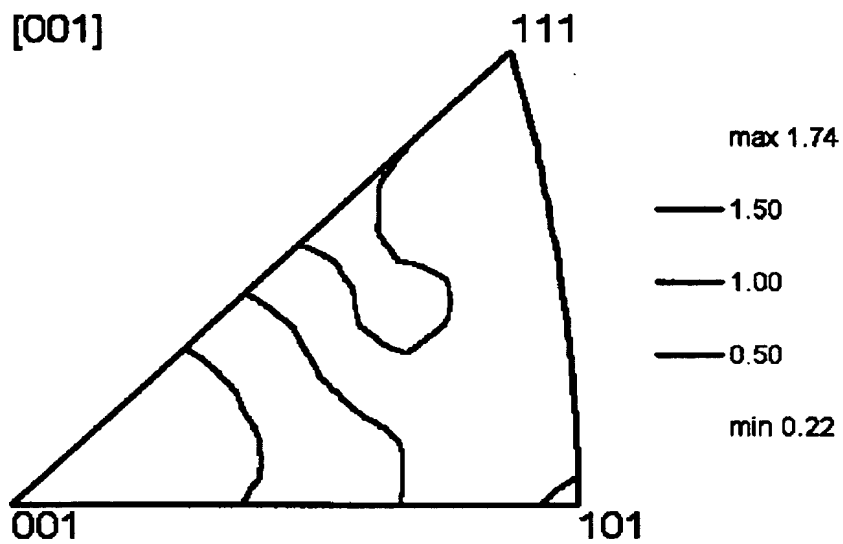
【図9】



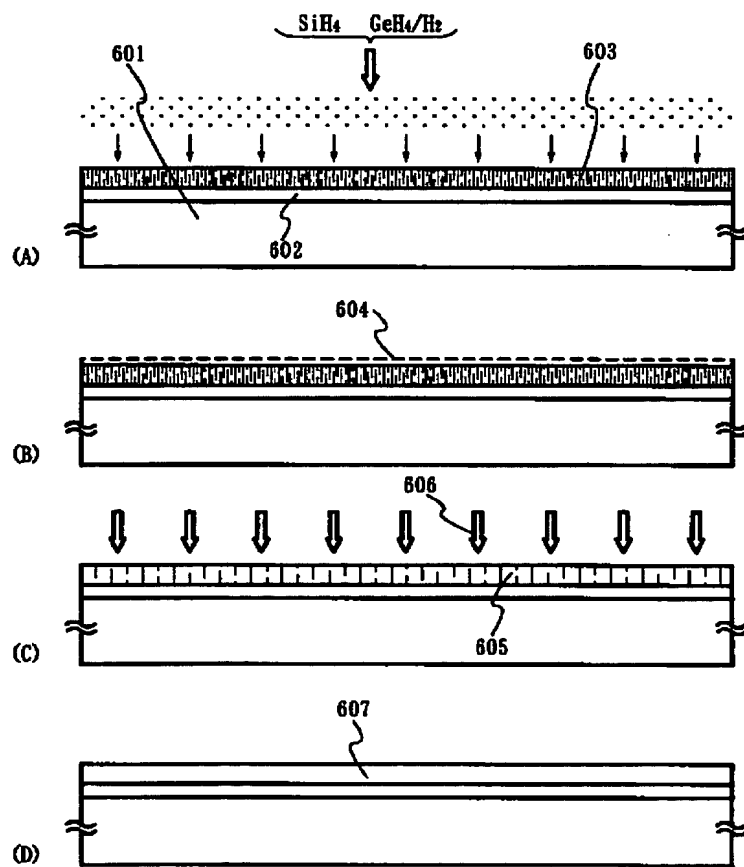
【図10】



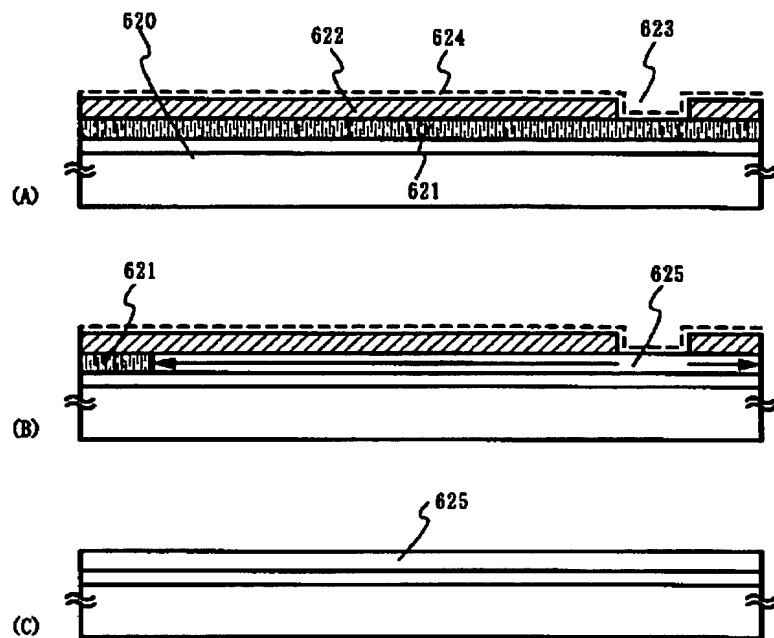
【図11】



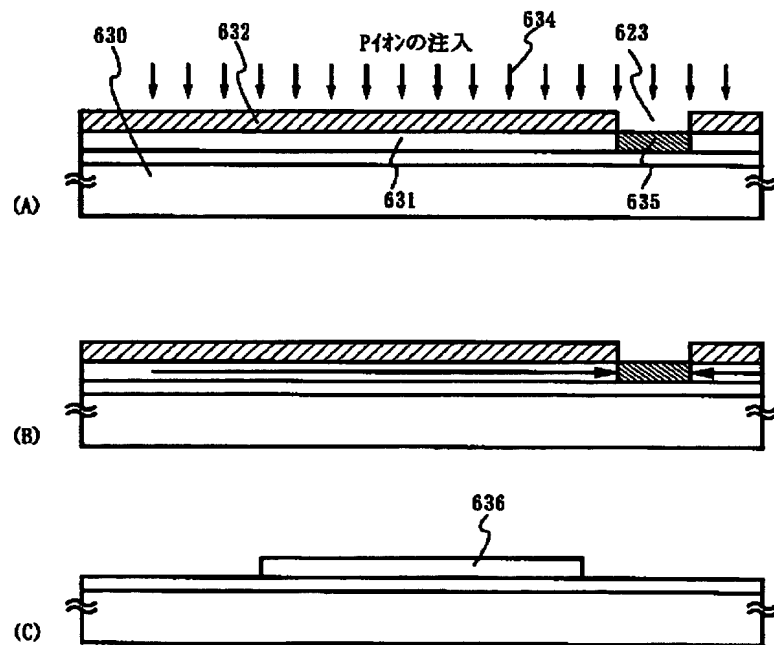
【図12】



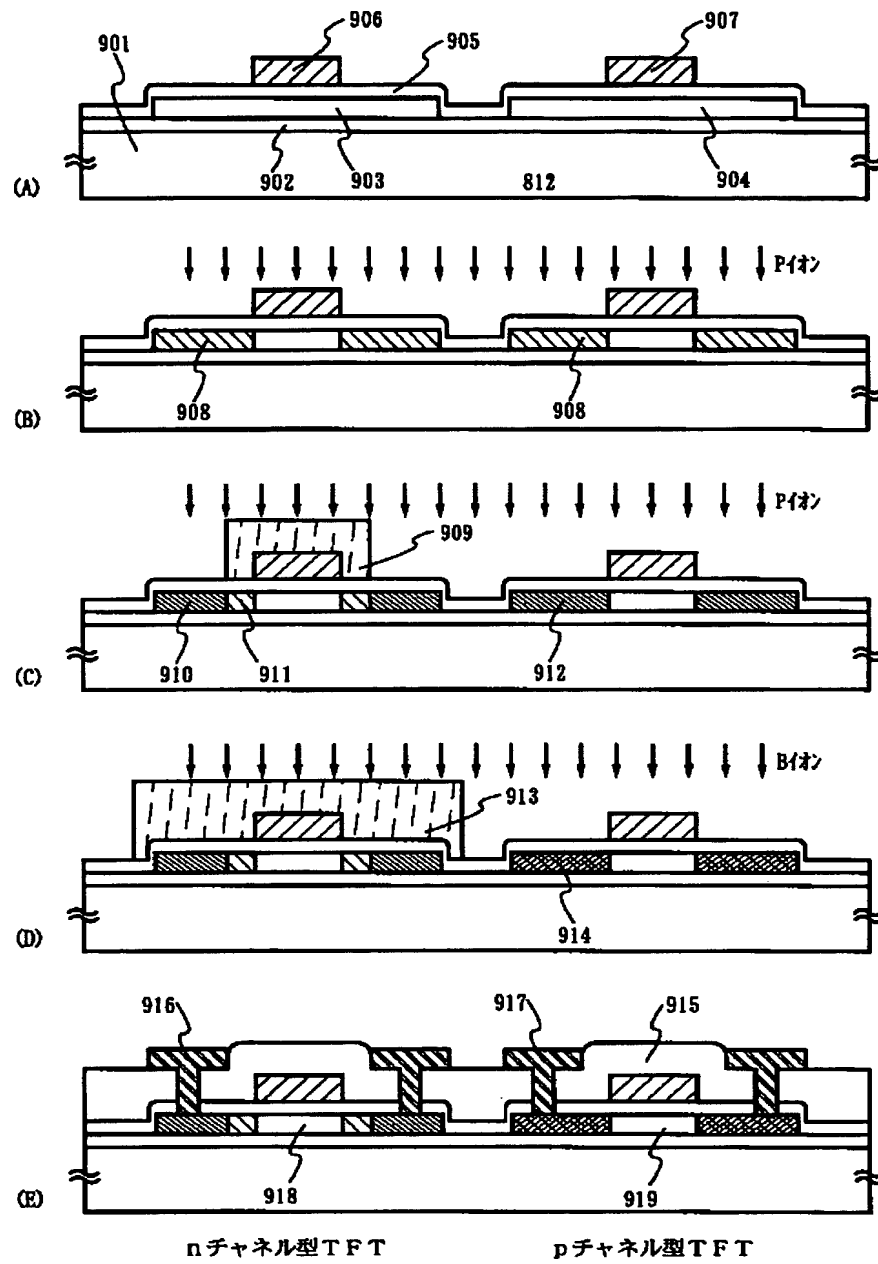
【図13】



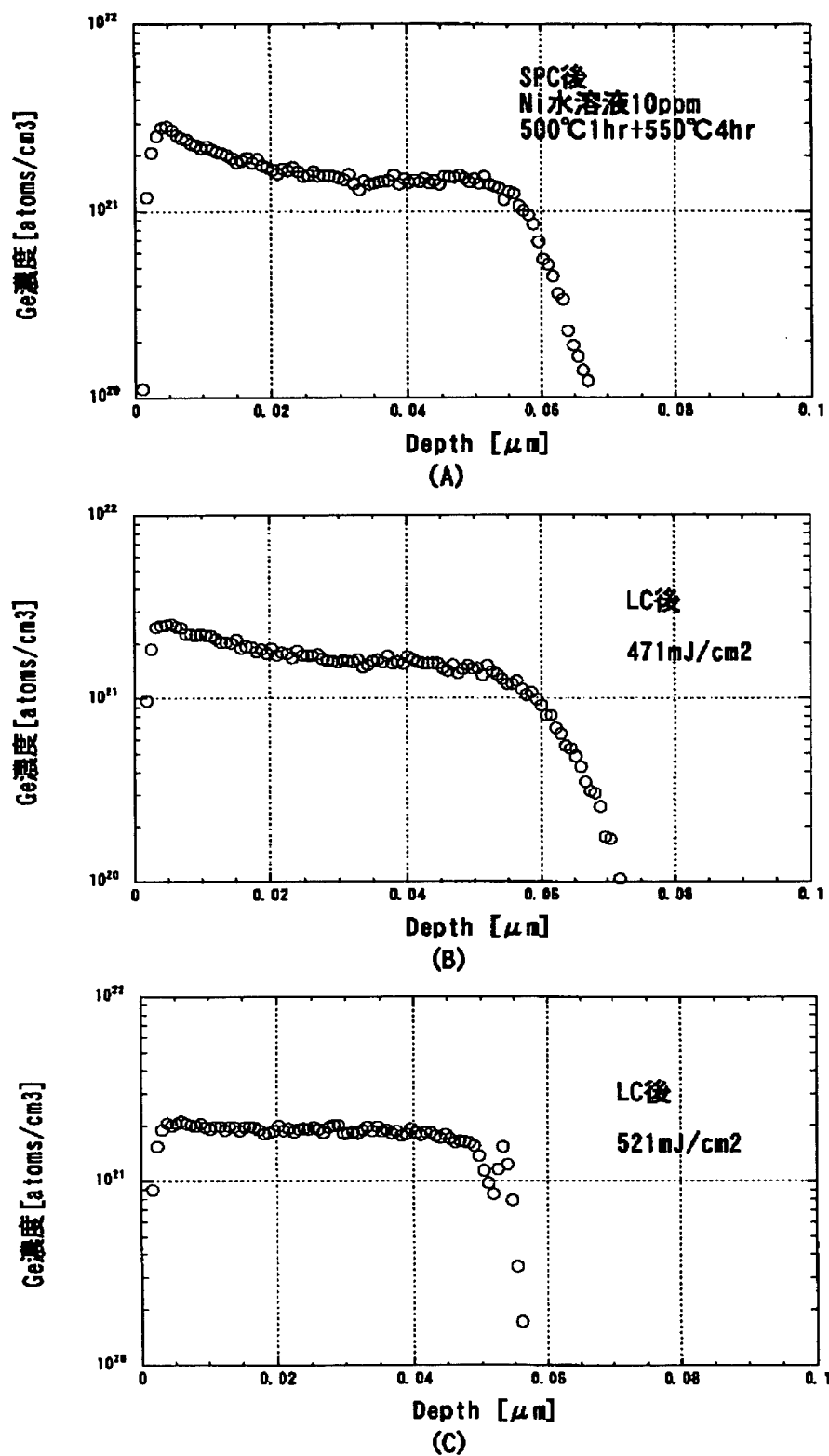
【図14】



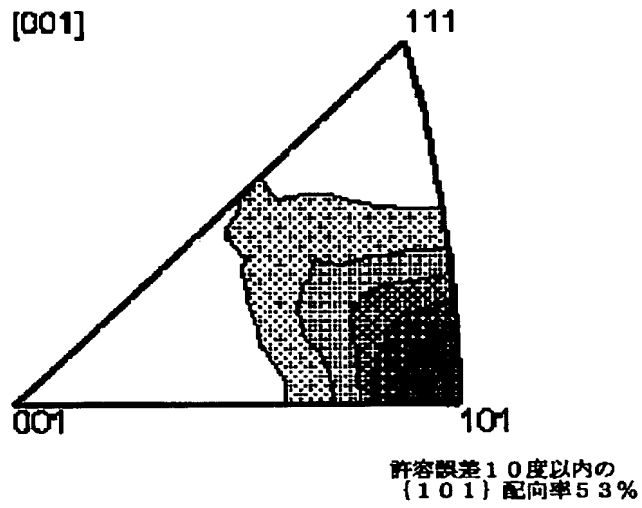
【図15】



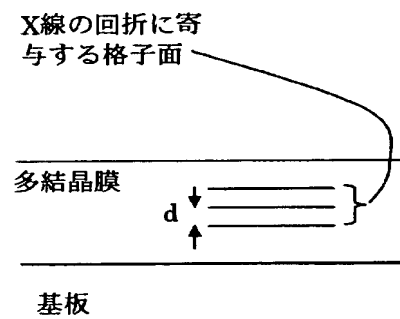
【図16】



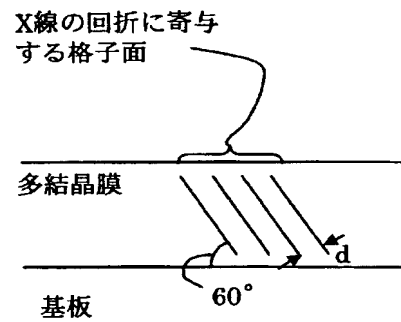
【図17】



【図19】



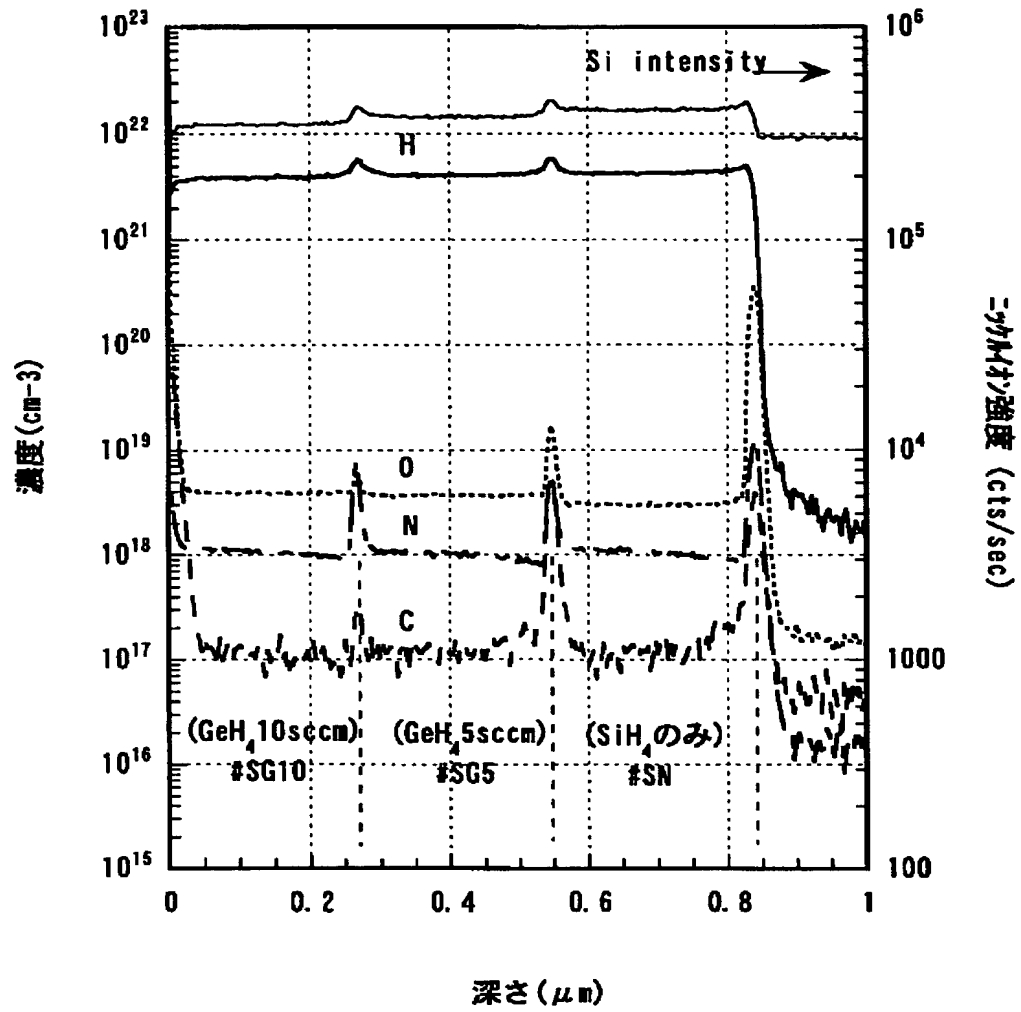
(a) あおり角0° の場合



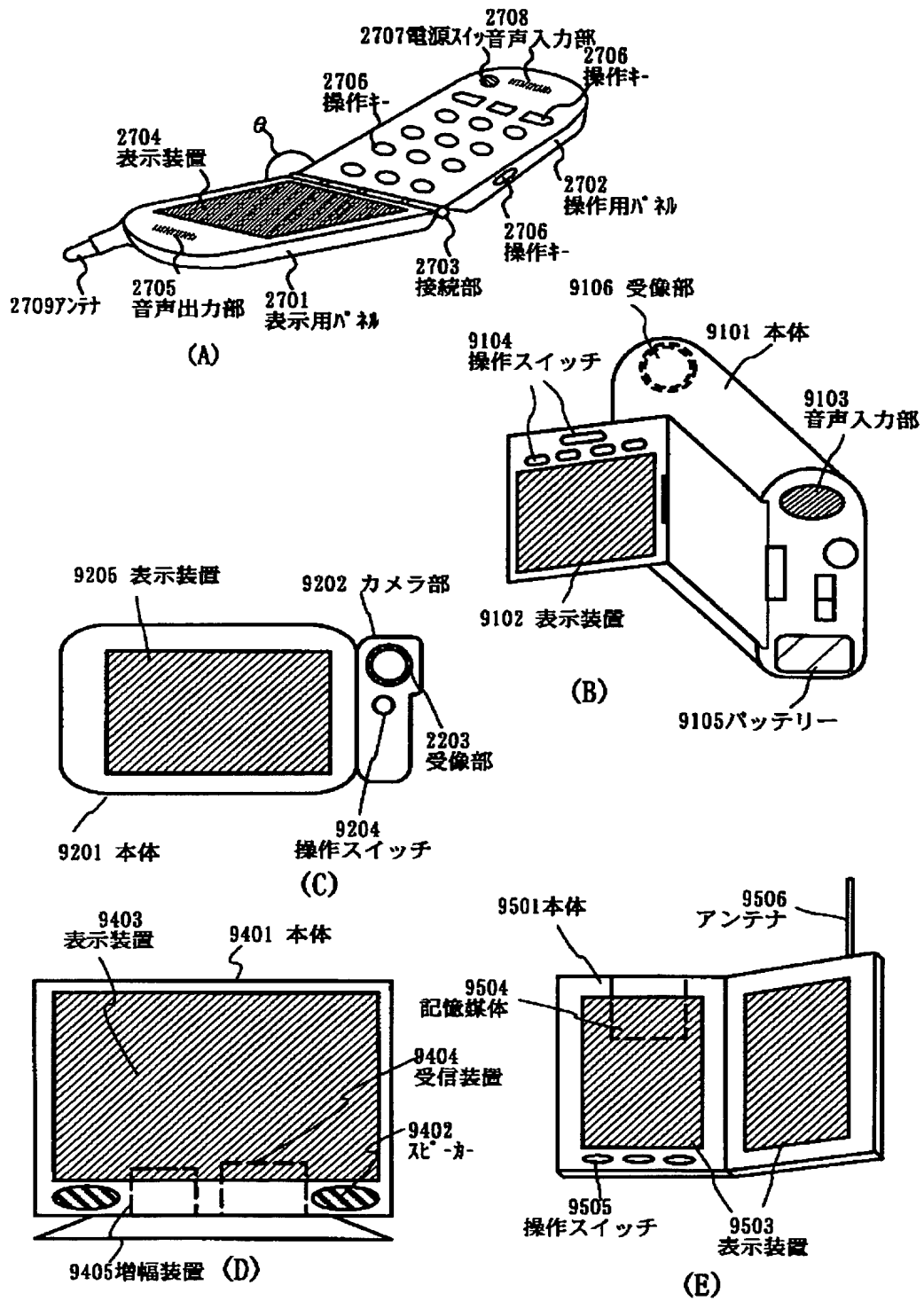
(b) あおり角60° の場合



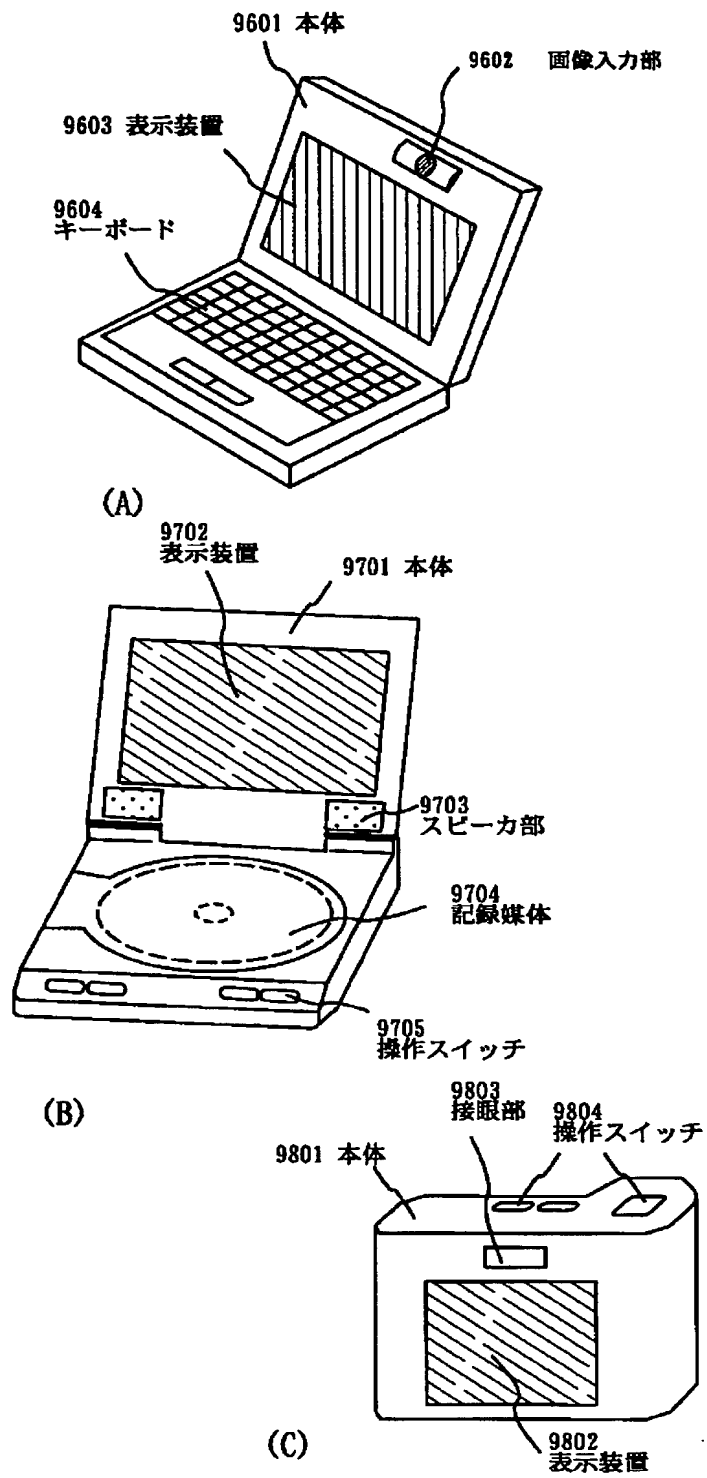
【図20】



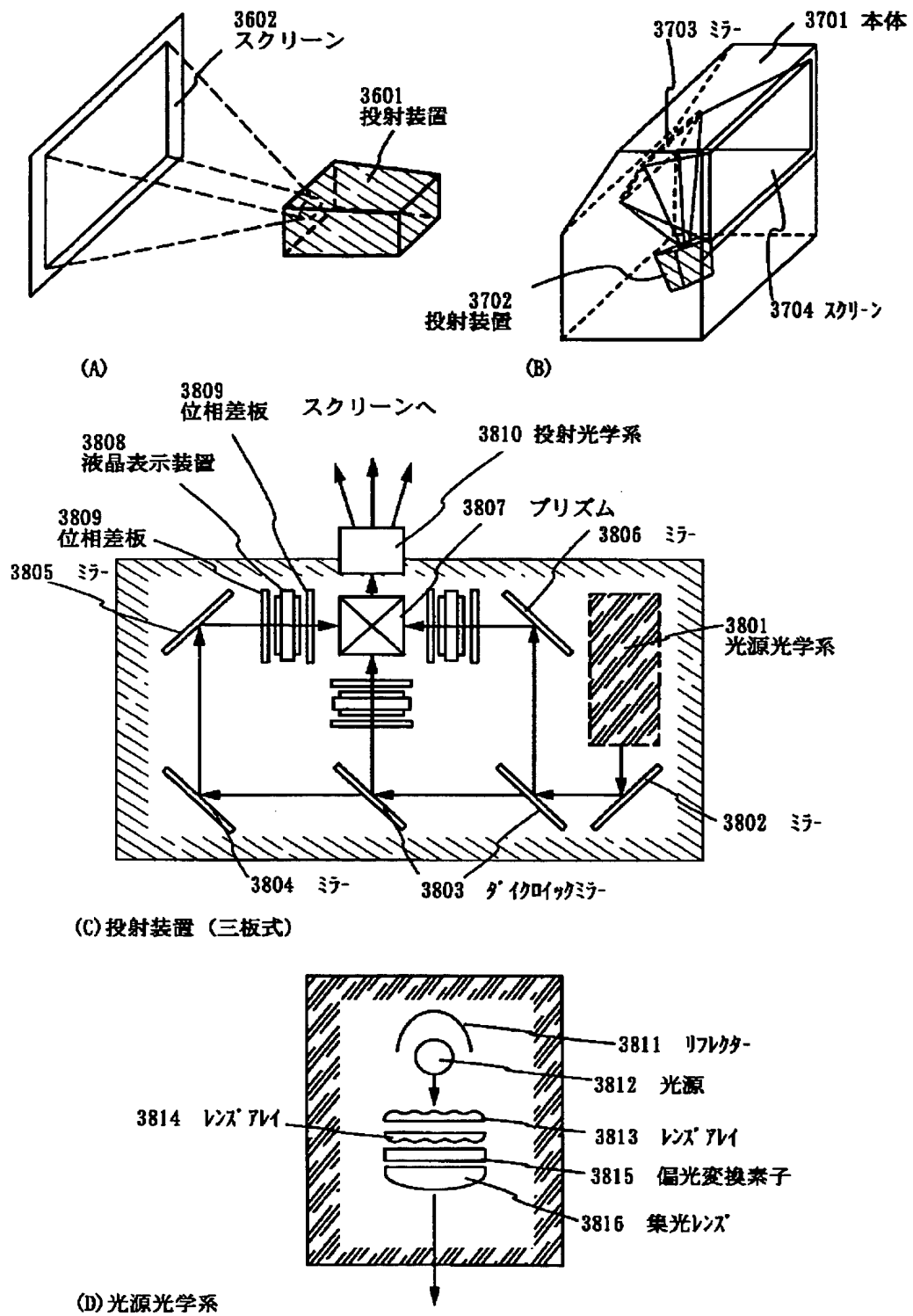
【図21】



【図22】



【図23】



## フロントページの続き

| (51)Int.Cl. <sup>7</sup> | 識別記号                 | F I           | テーム(参考)                        |
|--------------------------|----------------------|---------------|--------------------------------|
| H 0 1 L                  | 21/20                | H 0 1 L 21/66 | N 5 G 4 3 5                    |
|                          | 21/66                | G 0 1 N 1/28  | G                              |
|                          | 29/786               | H 0 1 L 29/78 | 6 1 8 B                        |
|                          | 21/336               |               | 6 1 8 F                        |
|                          |                      |               | 6 2 0                          |
|                          |                      |               | 6 2 4                          |
|                          |                      |               | 6 2 7 G                        |
| (72)発明者                  | 浅見 勇臣                | F ターム(参考)     | 2G001 AA01 AA03 BA05 BA18 CA01 |
|                          | 神奈川県厚木市長谷398番地 株式会社半 |               | CA03 DA02 DA06 DA09 EA03       |
|                          | 導体エネルギー研究所内          |               | FA02 FA08 GA04 GA05 GA14       |
| (72)発明者                  | 高野 圭恵                |               | HA12 HA13 JA16 KA01 KA08       |
|                          | 神奈川県厚木市長谷398番地 株式会社半 |               | KA20 LA11 MA04 MA05 NA03       |
|                          | 導体エネルギー研究所内          |               | NA07 PA05 RA02 RA03 RA04       |
| (72)発明者                  | 志知 武司                |               | RA08 RA20                      |
|                          | 神奈川県厚木市長谷398番地 株式会社半 | 4M106         | AA01 AA10 AB01 BA02 BA11       |
|                          | 導体エネルギー研究所内          |               | BA12 CB17 DH24 DH25 DH33       |
| (72)発明者                  | 小久保 千穂               |               | DH55 DH57 DH60                 |
|                          | 神奈川県厚木市長谷398番地 株式会社半 | 5C094         | AA43 BA03 BA43 CA19 EA04       |
|                          | 導体エネルギー研究所内          |               | EA07 EB02 FB14 GB10 JA08       |
| (72)発明者                  | 荒井 康行                | 5F052         | AA02 AA11 AA24 BA02 BB02       |
|                          | 神奈川県厚木市長谷398番地 株式会社半 |               | BB07 CA00 DA02 DB02 DB03       |
|                          | 導体エネルギー研究所内          |               | EA15 FA06                      |
|                          |                      | 5F110         | AA24 AA26 BB02 BB04 CC02       |
|                          |                      |               | DD01 DD02 DD03 DD04 DD05       |
|                          |                      |               | DD13 DD14 DD15 DD17 EE03       |
|                          |                      |               | EE04 FF02 FF04 FF30 GG01       |
|                          |                      |               | GG02 GG06 GG07 GG13 GG17       |
|                          |                      |               | GG25 GG33 GG45 GG47 HJ01       |
|                          |                      |               | HJ04 HJ12 HJ23 HM15 NN02       |
|                          |                      |               | NN22 NN23 NN24 PP01 PP02       |
|                          |                      |               | PP03 PP10 PP13 PP23 PP29       |
|                          |                      |               | PP34 QQ11 QQ19 QQ23 QQ28       |
|                          |                      | 5G435         | AA17 AA19 BB12 CC09 HH13       |
|                          |                      |               | KK05 KK09 KK10                 |